

# Pràctica de Sistemes Digitals

## Sintetitzador de so controlat per CPU.

Pere Palà - Alexis López

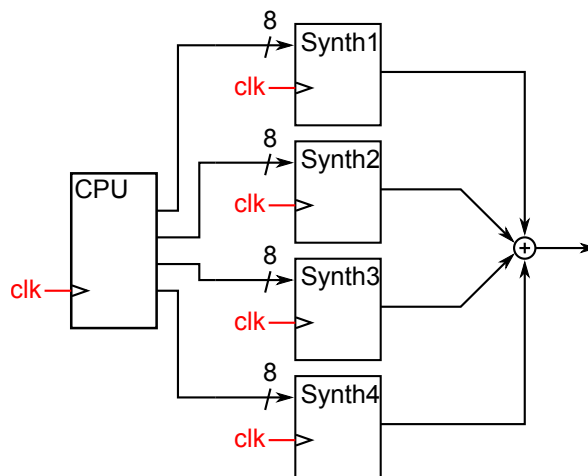
Abril de 2016

En aquesta projecte implementarem un processador i un sistema de síntesi polifònic de so. Ens basarem en el mini-AVR desenvolupat a classe al que s'hi afegiran diversos mòduls capaços de generar un senyal quadrat de freqüència variable.

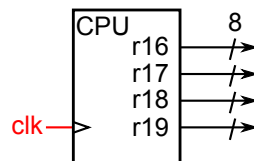
Donada la magnitud d'aquest disseny, aquest projecte es divideix en dues pràctiques. La pràctica 4 correspon al disseny i implementació del sintetitzador i la pràctica 5 a la realització del disseny complet amb el mini-AVR i el sintetitzador.

Recordeu de fer l'estudi previ! Això és imprescindible per poder accedir al laboratori.

**Esquema global:** Partint del mini-AVR dissenyat a classe, es proposa construir el sistema global que s'indica a la figura.



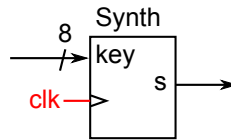
El rellocte de tot el sistema serà el mateix, com correspon a un disseny completament síncron. De la CPU farem sortir quatre ports de 8 bits. Es suggereix connectar-los als registres 16 al 19 del mini-AVR:



Cadascun d'aquests ports indicarà la nota que ha de fer sonar el sintetitzador corresponent. Donat que amb 8 bits es poden codificar moltes més notes de les necessàries, es suggereix fer servir l'estructura de dades següent:

```
< play n6 n5 n4 n3 n2 n1 n0 >
```

El bit més significatiu, `play` indica si ha de sonar la nota (quan val 1) o si hi ha d'haver silenci (valor 0). En aquest darrer cas, la resta de bits són ignorats. Els bits `n6...n0` poden codificar 127 notes segons la vostra preferència.



Cada sintetitzador genera un senyal digital, que serà sumat de forma analògica a l'exterior de la placa de desenvolupament.

## Pràctica 4: Sintetitzador

*Previ 1.* Escriviu el codi VHDL corresponent al sintetitzador. Aquest mòdul generarà un senyal de la freqüència corresponent a la nota desitjada.

A partir del rang de notes que voleu fer sonar (mireu la proposta musical a la wiki), decidiu quina freqüència de rellotge voleu fer servir. Una freqüència baixa requerirà un comptador més curt i menys cicles d'espera a la CPU, però pot fer perdre resolució a les notes més altes.

Per una primera implementació, teniu un fitxer de text amb una codificació de notes i amb els cicles necessaris que s'han de comptar, suposant un rellotge de 1 MHz, per generar mig període del senyal de la nota.

*Previ 2.* Amb un testbench adequat i prenent mesures adequades sobre els cronogrames resultants de la simulació, demostreu que el vostre sintetitzador fa la funció requerida. Investigueu especialment què passa quan es canvia d'una nota a una altra. Hi ha algun fenomen indesitjat? En cas afirmatiu, expliqueu com es podria solucionar.

*Tasca 1.* Implementeu el sintetitzador a la placa DE0-Nano i a través de la placa addicional i la vostra protoboard connecteu l'altaveu. Dissenyeu un sistema que mentre prems un polsador soni una nota. Per fer-ho, haureu de crear un petit bloc en VHDL que s'encarregui de llegir el botó i enviar la nota o silenci corresponent al sintetitzador.

## Pràctica 5: Programa AVR

El programa a l'AVR serà una repetició del següent pseudo-codi

```
...
Escriure nota k al canal 1
Escriure nota k al canal 2
Escriure nota k al canal 3
```

```
Escriure nota k al canal 4
Deixar sonar durant tk segons
...
```

*Previ 3.* Amb les instruccions creades a classe, escriviu un codi que pugui esperar la quantitat de temps demanada per la partitura i alterni diferents notes creant una melodia senzilla. Adjunteu tot el codi del mini AVR.

*Previ 4.* Feu un programa de test que comprovi que es va executant la melodia i que sou capaços d'esperar el temps previst entre notes. Demostreu-ho amb un testbench i una simulació adequada.

### **Combinant-ho tot plegat**

Es tracta de verificar el correcte funcionament del vostre disseny i poder escoltar els sons resultants en un altaveu.

*Previ 5.* Dissenyeu un circuit analògic capaç de sumar els quatre senyals generats per cadascun dels sintetitzadors.

*Tasca 2.* Feu un disseny en l'entorn Quartus II i carregueu-lo a la tarja DE0-Nano complementada amb la placa adicional d'expansió. Porteu els quatre senyals a la vostra protoboard i munteu el circuit sumador.

Si tot ha anat bé, haurieu d'escoltar la sintonia iTIC!