

# Sistemes Digitals

## Control. 6 d'abril de 2017

Temps per a la resolució: 2 hores.

### 1 Problema: Regulació de temperatures (50%)

Es vol dissenyar un sistema de control de temperatura per a una sala amb dos calefactors. La calefacció presenta tres modes de treball:

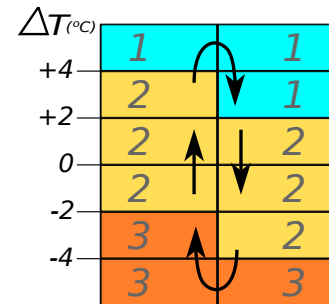
- Mode 1: Calefactors 1 i 2 desactivats (mode inicial)
- Mode 2: Calefactor 1 activat, 2 desactivat
- Mode 3: Calefactor 1 i 2 activats

El sistema ha de comptar amb una entrada que indiqui la temperatura ambient actual i una altra la temperatura que volem obtenir (de confort). En funció de la diferència entre aquestes ( $\Delta T = T_{\text{actual}} - T_{\text{confort}}$ ), cal canviar de mode i activar adequadament les sortides cap als calefactors.

Podem assumir que la connexió amb els calefactors és d'un sol cable on '1' equival a activat i '0' a desactivat.

Els canvis de mode s'han de realitzar segons el diagrama de regulació de la dreta. Observem que tenen lloc quan la diferència de temperatures supera determinats llindars (valors esquerra). Per exemple, des del Mode 2 passarem al Mode 1 quan la temperatura actual sigui  $4^{\circ}\text{C}$  superior a la de confort. Com que la temperatura varia de forma progressiva, considerem que mai caldrà passar del Mode 1 al 3 i viceversa.

El procés de regulació s'ha de realitzar de forma periòdica cada 30 segons. Per a aconseguir-ho heu d'utilitzar el rellotge d'entrada del sistema de 100 Hz.



- Escolliu el tipus de dades i mida per a representar les temperatures si el rang és de  $-64$  a  $63^{\circ}\text{C}$  sense decimal. Seria possible realitzar el mateix exercici amb una resolució de  $0.5^{\circ}\text{C}$ ?
- Escriviu l'**entity** i l'**architecture** del sistema. Atenció: Definiu acuradament cadascun dels senyals interns del vostre disseny
- El sistema ha de ser sintetitzable i completament síncron (podem suposar que les temperatures d'entrada són síncrones al sistema)
- Dibuixeu un cronograma que verifiqui el correcte funcionament del sistema (el podeu dividir en diferents escales si ho creieu convenient)

## 2 Qüestions (50%)

1. Realitzeu les següents operacions utilitzant la representació binària amb signe i 8 bits de precisió. Indiqueu si hi ha **carry** i **overflow** i si es necessita un bit més per a emmagatzemar el resultat correctament.

- $60+67$

- $-100-30$

- $65-66$

2. Expliqueu quins són els diferents nivells d'abstracció en què podem analitzar i dissenyar un sistema digital. Podeu posar exemples que haguem vist a classe.

3. A classe hem vist que el camí crític d'un sistema digital és aquell que presenta el retard combinacional més gran entre dos registres. Expliqueu quins són els retards que hi interveuen i les restriccions temporals que s'han de tenir en compte per tal de garantir el correcte funcionament del sistema.

4. Expliqueu quina és la diferència entre un reset síncron i un d'asíncron. Detalleu un exemple de codi VHDL i cronograma en el qual apreciï l'efecte de cadascun.

5. Completeu el cronograma de la dreta a partir dels següents processos:

```
-- Process 1
process (en) is
begin
  if en='1' then
    out1 <= d;
  end if;
end process;

-- Process 2
process (d, en) is
begin
  if en = '1' and d = '0' then
    out2 <= '0';
  else
    out2 <= '1';
  end if;
end process;

-- Process 3
process (en) is
begin
  out3 <= '0';
  if en='1' then
    out3 <= d;
  end if;
end process;

-- Process 4
process (d) is
begin
  if en = '1' then
    out4 <= d;
  end if;
end process;
```

