

Pràctica 4. Disseny microelectrònic complet d'una porta lògica CMOS

Disseny d'una porta lògica CMOS a nivell d'esquema i de layout

F. Xavier Moncunill

Tardor de 2015

L'objectiu d'aquesta pràctica és realitzar el procés complet de disseny d'un circuit integrat, des de l'especificació fins al layout final.

1 Especificacions de disseny

Es tracta de dissenyar un circuit digital de tres entrades que implementi la següent funció lògica:

$$F = A + \overline{B} \cdot \overline{C}$$

Les especificacions que ha de complir el disseny són les següents:

- Tecnologia: SCMOS de 2 μm
- Tensió d'alimentació: 5 V
- Màxim temps de pujada i de baixada (entre el 10% i el 90%): 5 ns
- Capacitat de càrrega a la sortida de la porta: 0.5 pF
- Àrea ocupada: la mínima possible

2 Disseny de la porta lògica al nivell d'esquema

Tasca 1. Proposeu l'esquema d'un circuit CMOS que realitzi la funció lògica demanada. Amb aquest objectiu, es recomana seguir els següents passos:

- a) Calculeu la taula de veritat corresponent a la funció lògica F .
- b) Proposeu l'esquema d'un circuit CMOS que realitzi aquesta funció.
- c) Simuleu el circuit proposat, generant adequadament les excitacions per poder comprovar tots els valors de la taula de veritat.
- d) Mesureu els temps de pujada i de baixada de la sortida i, en cas necessari, redimensioneu els transistors per tal de complir les especificacions.

3 Disseny de la porta lògica al nivell de layout

Tasca 2. A continuació, dissenyeu i verifiqueu el layout complet de la porta. Amb aquest objectiu, es recomana seguir els següents passos:

- a) Descarregueu de l'*OpenCourseWare* la plantilla per a la realització del vostre disseny. Exploreu-la amb deteniment, observant l'existència dels *pads* per a la connexió amb els terminals de l'encapsulat extern, i de dos anells interns per als nodes de referència i d'alimentació.
- b) A partir de l'esquema obtingut a la tasca anterior i sobre la plantilla proporcionada, dissenyeu amb Magic el layout complet de la porta. Feu un disseny de tipus cel·lular, en el qual els diferents blocs que constitueixen la porta apareguin com a subcel·les separades de la principal. Depureu en tot moment els errors que vagin apareixent per tal d'evitar que aquests s'acumulin.
- c) Un cop finalitzat el disseny, feu l'extracció de paràmetres i la corresponent conversió a format Spice.
- d) Simuleu el circuit complet utilitzant el fitxer obtingut en l'extracció, i verifiqueu-ne el correcte funcionament. Modifiqueu el layout i repetiu el procediment, si és necessari, per tal de complir les especificacions.
- e) Resumiu, a mode de *datasheet*, les principals característiques del disseny realitzat, incloent: tecnologia, nombre de transistors, àrea ocupada (comptabilitzeu únicament l'ocupada per les subcel·les), tensió d'alimentació, màxims temps de pujada, de baixada, de retard de pujada i de baixada, i qualsevol altra informació que considereu rellevant.