

Pràctica 3. Introducció a l'edició de layouts

Presentació de Magic VLSI Layout Tool. Disseny geomètric d'un inversor CMOS

F. Xavier Moncunill

Tardor de 2015

L'objectiu d'aquesta pràctica és presentar les eines necessàries per portar a terme el disseny geomètric (*layout*) d'un circuit integrat, així com la seva posterior verificació per simulació.

1 Introducció

En aquesta primera part, el professor sentarà les bases per poder afrontar el primer disseny d'un *layout*. En particular, presentarà:

- El procés de fabricació CMOS.
- Les principals característiques de la tecnologia SCMOS, incloent els diferents tipus de màscares primàries i secundàries, així com les principals regles de disseny.
- El programari d'edició de layouts Magic VLSI Layout Tool. Es presentaran les instruccions bàsiques per generar els diferents tipus de màscara, editar-les, detectar violacions de les regles de disseny i relitzar l'extracció de paràmetres.

2 Disseny del layout d'un inversor CMOS

A continuació, es tracta de portar a terme el disseny geomètric complet d'un circuit senzill, com és l'inversor CMOS, amb tecnologia de $2\ \mu\text{m}$, i de verificar-ne el correcte funcionament.

Tasca 1. Dissenyau la cel·la completa corresponent a un inversor CMOS, utilitzant transistors NMOS i PMOS que tinguin les mínimes dimensions possibles. Per fer-ho es recomana seguir els següents passos (depureu els possibles errors després de cada pas):

- a) Feu un esbós en paper del layout que preteneu dissenyar.
- b) Dibuixeu el transistor NMOS de dimensió mínima.
- c) Feu una còpia del transistor obtingut en el punt anterior i convertiu-la en transistor PMOS.
- d) Ubiqueu el transistor PMOS a sobre del transistor NMOS, a la menor distància possible. Opcionalment, podeu dibuixar el pou N. Si no ho feu, Magic el crearà automàticament (per defecte no es mostra).

- e) Poseu els contactes de drenadors i sortidors, de substrat i de pou.
- f) Incorporeu ara la capa de metall 1, fent les connexions entre drenadors, alimentació i node de referència.
- g) Poseu etiquetes als nodes d'entrada i de sortida. Els nodes d'alimentació s'han d'etiquetar com a Vdd! i GND!.
- h) Un cop verificat que el disseny complet està lliure d'errors, executeu (un sol cop) la instrucció *ext2spice scale off*, la qual assegura que totes les unitats extretes seran unitats bàsiques del Sistema Internacional. Seguidament executeu *extract; ext2spice* per fer, respectivament, l'extracció de paràmetres (fitxer .ext) i la posterior conversió a sintaxi spice (fitxer .spice).

Tasca 2. A continuació es tracta de verificar el bon funcionament del disseny efectuat, obtenint la seva característica entrada-sortida. Amb aquest objectiu:

- a) Creeu-vos un fitxer .cir que permeti verificar el funcionament de l'inversor CMOS dissenyat a partir del seu esquema circuital (podeu aprofitar els resultats d'una pràctica anterior). Representeu la seva característica entrada-sortida i també el consum de corrent en funció de la tensió d'entrada.
- b) Substituiu l'inversor CMOS del fitxer .cir pel model proporcionat per Magic com a resultat de l'extracció (podeu utilitzar la instrucció *.include*).
- c) Simuleu el *layout*, compareu els resultats amb els obtinguts amb la simulació d'esquema i indiqueu si s'observen diferències significatives.

Tasca 3. Finalment, verifiqueu la resposta dinàmica del vostre disseny representant la tensió de sortida quan a l'entrada s'aplica un senyal quadrat periòdic. Ajusteu-ne adequadament el període per tal de poder veure els temps de pujada i de baixada del circuit. Novament, compareu els resultats obtinguts amb els que s'obtenen de la simulació d'esquema, i traieu conclusions.