

Microelectrònica

Examen Final. 15 de gener de 2024

EPSEM. Enginyeria de Sistemes TIC
Temps: 2 hores.

1. (2 punts) Indiqueu si les següents afirmacions són CERTES o FALSES. Justifiqueu la resposta en cada cas.
 - a) La conductivitat d'un material semiconductor de tipus intrínsec es redueix en augmentar la temperatura.
 - b) El fenomen físic que impedeix en una junció PN sense polaritzar que tots els electrons lliures del material N s'acabin recombinant amb forats del material P és l'aparició d'un camp elèctric intern que va de N cap a P, el qual genera una força sobre els electrons que va de P cap a N.
 - c) En el mètode de fabricació de lingots de silici de zona flotant, el lingot es troba fos en la seva totalitat abans d'iniciar el procés de cristallització.
 - d) Un transistor de pas NMOS connectat entre la sortida d'un circuit electrònic digital i l'entrada d'un segon circuit a través de drenador i sortidor actua com a porta de transmissió, tancant o obrint el pas de senyal dependent de la seva tensió de porta.
 - e) El fet que el nombre de cicles d'escriptura d'una memòria flash sigui limitat es deu al fet que el polisilici de la porta flotant perd conductivitat cada cop que es realitza un cicle d'escriptura.

2. (2 punts) Enumereu els principals factors que intervenen en el consum de potència d'un circuit CMOS digital, explicant per què incideixen en el consum i en quin sentit afecten.

3. (2 punts) En el disseny d'un circuit integrat, es necessita incorporar una resistència de $15 \text{ k}\Omega$ que haurà de suportar una tensió constant de 2 V , per a la qual cosa es considera la utilització dels següents materials:
 - a) Utilitzar silici policristal·lí (polisilici), amb les següents característiques: resistència laminar $R_s = 65 \text{ }\Omega/\text{quadrat}$, dimensió mínima $W = L = 2 \text{ }\mu\text{m}$.
 - b) Utilitzar pou N, amb les següents característiques: resistència laminar $R_s = 2 \text{ k}\Omega/\text{quadrat}$, dimensió mínima $W = L = 10 \text{ }\mu\text{m}$.
 - c) Utilitzar un transistor MOS de canal N d'enriquiment funcionant com a càrrega saturada. Paràmetres: $K' = 70,28 \times 10^{-6} \text{ A/V}^2$, $V_T = 0,7 \text{ V}$, dimensió mínima $W = 3 \text{ }\mu\text{m}$, $L = 2 \text{ }\mu\text{m}$.

Determineu la millor opció per aconseguir la resistència desitjada posant com a objectiu prioritari que ocupi la mínima àrea possible.

4. (2 punts) Es vol dissenyar un inversor lògic realitzat amb tecnologia NMOS de $2\ \mu\text{m}$, segons l'esquema de la Figura 1, on $V_{DD} = 5\ \text{V}$.

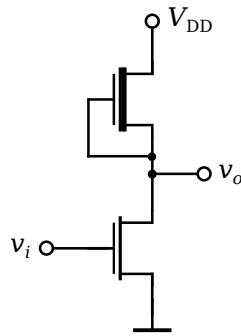


Figura 1

En particular es vol que, quan la sortida es trobi en el nivell baix, la tensió en aquest node no superi el valor $v_o = 0,5\ \text{V}$. Les dimensions del transistor NMOS d'enriquiment (transistor inferior) són $W = 3\ \mu\text{m}$, $L = 2\ \mu\text{m}$, amb una tensió llindar $V_T = 0,5\ \text{V}$. El transistor NMOS de buidament (transistor superior) té una tensió llindar $V_T = -0,5\ \text{V}$. En ambdós casos es té $K' = 20\ \mu\text{A}/\text{V}^2$.

- Per a cadascun dels estats lògics possibles a l'entrada ($v_i = 0\ \text{V}$ i $v_i = 5\ \text{V}$), indiqueu de forma raonada en quin mode de funcionament es troben els transistors.
 - Determineu les dimensions mínimes del transistor NMOS de buidament.
5. (2 punts) La Figura 2 mostra el layout d'un circuit electrònic dissenyat per un estudiant en una pràctica de l'assignatura, el qual consta de 3 entrades, A , B i C , i una sortida, F .
- Determineu la funció realitzada per aquest circuit, $F = f(A, B, C)$.
 - Identifiqueu un error existent en el disseny.
 - Es vol que el pitjor temps de pujada o de baixada a la sortida no superi els $5\ \text{ns}$ quan aquest circuit es connecta a una capacitat d' $1\ \text{pF}$. Un cop corregit l'error, s'ha comprovat per simulació que el temps de pujada compleix el requisit, però no el de baixada, que en el pitjor cas és de $10\ \text{ns}$. Proposeu una modificació del disseny que permeti resoldre aquest problema.
 - Proposeu 3 modificacions diferents del disseny que permetin reduir l'àrea ocupada sense perdre prestacions.

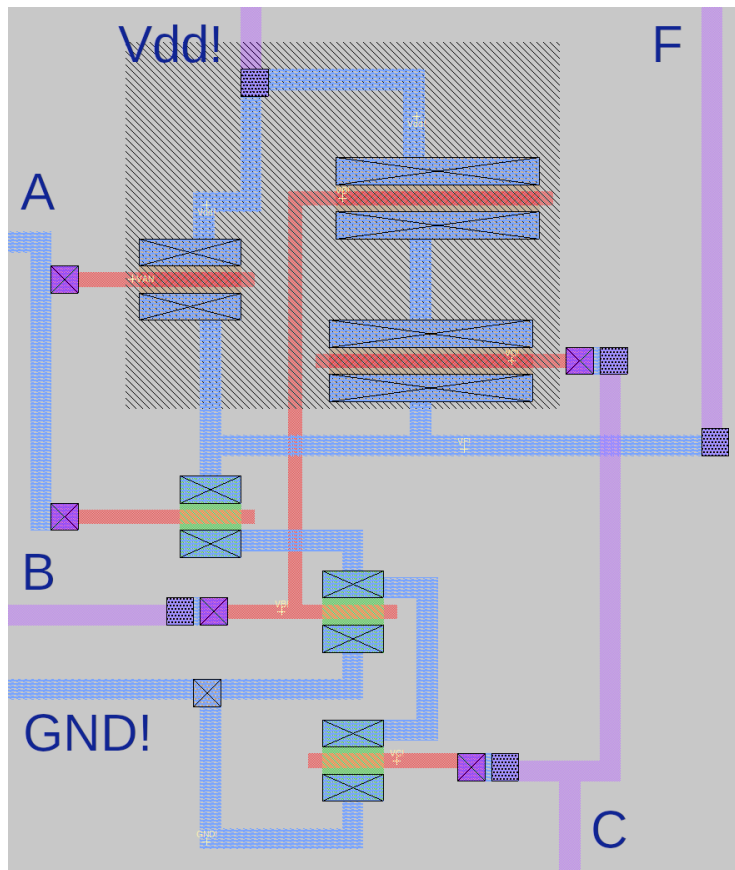


Figura 2