

# Microelectrònica

## Examen Final. 24 de gener de 2018

EPSEM. Enginyeria de Sistemes TIC  
Temps per a la resolució: 2 hores.

- (2 punts) Indiqueu si les següents afirmacions són CERTES o FALSES. Justifiqueu la resposta en cada cas.
  - Un material semiconductor de tipus P es pot aconseguir dopant silici amb impureses pentavalents com el fòsfor.
  - La reducció en l'escala d'integració de la tecnologia CMOS permet reduir les capacitats paràsites dels dispositius i alhora mantenir-ne la conductivitat.
  - El gravat és un procés que consisteix en la implantació d'ions en un semiconductor intrínsec per crear materials de tipus P o N.
  - El consum de potència d'un circuit digital CMOS augmenta proporcionalment amb la freqüència de rellotge aplicada.
  - Una memòria flash de tipus MLC es caracteritza per emmagatzemar únicament dos nivells de càrrega a la porta flotant dels transistors.
- (2 punts) La Figura 1 mostra el símbol i l'esquema circuital d'una porta de transmissió CMOS.

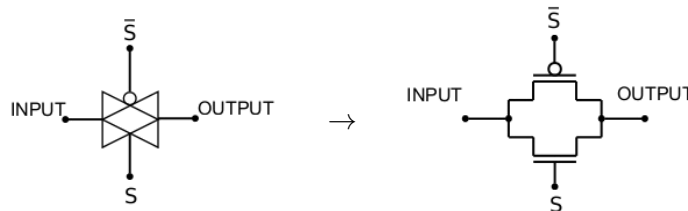


Figura 1

Sabent que es vol utilitzar aquesta porta en un circuit digital amb una tensió d'alimentació  $V_{DD} = 3,3 \text{ V}$ , que el corrent màxim que es preveu que hi circularà és de  $10 \text{ mA}$ , i que es vol que la caiguda de tensió a la porta no superi els  $50 \text{ mV}$  en cap dels nivells lògics que ha de transferir, determineu quines han de ser les dimensions dels transistors.

Dades addicionals: Tecnologia CMOS de  $900 \text{ nm}$ . Paràmetres NMOS:  $K'_N = 50 \mu\text{A}/\text{V}^2$ ,  $V_{TN} = 0,5 \text{ V}$ . Paràmetres PMOS:  $K'_P = 20 \mu\text{A}/\text{V}^2$ ,  $V_{TP} = -0,7 \text{ V}$ .

- (2 punts) Dissenyeu una porta lògica amb tecnologia CMOS que implementi la funció  $\overline{XOR}$  (OR exclusiva negada) de dues entrades.

4. (2 punts) L'inversor CMOS és un element bàsic en circuits digitals, on els senyals prenen dos nivells discrets. L'inversor, però, també té altres aplicacions, com és la d'amplificador analògic. Considereu l'inversor CMOS amb la corba de transferència mostrada a la Figura 2.

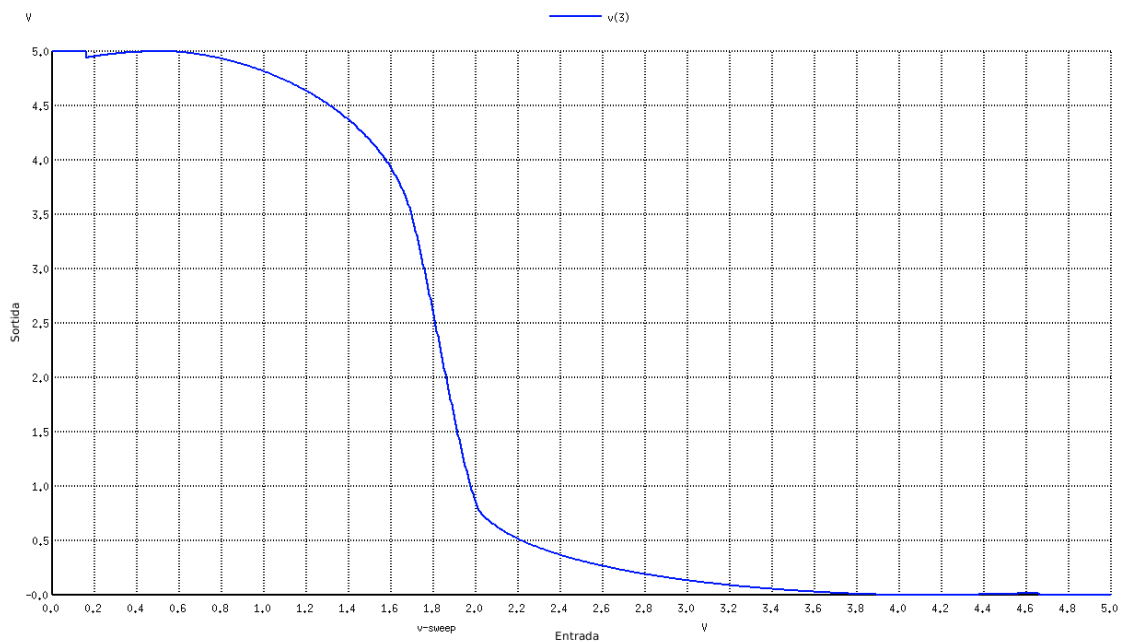


Figura 2

Suposeu que voleu utilitzar aquest inversor per amplificar un senyal sinusoidal de baixa freqüència procedent d'una font de tensió  $v_g$  de 100 mV d'amplitud.

- Explicueu què cal fer per aconseguir amplificar adequadament aquest senyal amb l'inversor CMOS.
  - Doneu l'esquema d'un possible circuit que, incorporant l'esmentat inversor i altres elements que proporcionin un acoblament adequat del senyal  $v_g$ , permeti realitzar la funció desitjada.
  - Determineu quina serà l'amplitud de sortida, així com l'amplificació proporcionada pel circuit.
5. (2 punts) A la pàgina web <http://opencircuitdesign.com> es descriu l'eina de síntesi digital Qflow de la següent manera: “Qflow is a complete tool chain for synthesizing digital circuits starting from verilog source and ending in physical layout for a specific target fabrication process”. A la pàgina s'explica que el procés de síntesi es recolza en la utilització d'altres eines, com són:
- Qrouter: *Detail router*;
  - Vhd2vl: *VHDL-to-Verilog translator*;
  - Magic: *Final Layout generator/viewer*;
  - Yosys: *Verilog parser/synthesis*;
  - Graywolf: *Cell and pin placement*.
- Indiqueu quin és l'ordre en el que es criden i executen cadascun d'aquests programes.
  - Explicueu amb cert detall la funció principal que cadascun d'ells realitza.