

Microelectrònica

Examen Final. 25 de gener de 2016

EPSEM. Enginyeria de Sistemes TIC
Temps per a la resolució: 3 hores.

- (2 punts) Descriviu el principi de funcionament en el qual es basen les memòries flash, així com la seva classificació segons (a) el nombre de bits emmagatzemat per cel·la i (b) la topologia (layout) de les cel·les.
- (2 punts) El diagrama que es mostra a la Figura 1 correspon al d'un transistor MOS d'enriquiment de canal P.

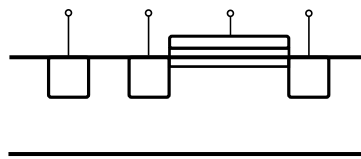


Figura 1

- Completeu el diagrama descrivint cadascun dels materials que constitueixen el transistor i expliqueu quina funció realitzen.
 - Dibuixeu amb detall com es modifica el diagrama anterior en els diferents modes de funcionament del transistor, explicant qualitativament com es comporta el dispositiu en cada cas.
- (2 punts) El circuit de la Figura 2 mostra l'esquema d'un amplificador amb transistor NMOS.

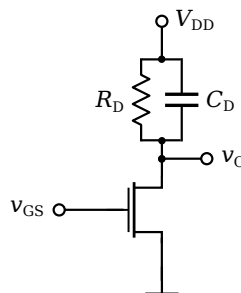


Figura 2

La tensió d'alimentació és $V_{DD} = 1,5 \text{ V}$ i els dispositius presenten les següents característiques:

- Transistor: $K' = 20 \mu\text{A}/\text{V}^2$, $V_T = 0,5 \text{ V}$, $W = 14,94 \mu\text{m}$, $L = 0,18 \mu\text{m}$.
- Resistència: Pou N de resistència laminar $R_s = 4 \text{ k}\Omega/\text{quadrat}$, $W = 0,24 \mu\text{m}$, $L = 0,6 \mu\text{m}$.
- Condensador: Metall 1 - Metall 2 de capacitat específica $C_s = 1 \text{ fF}/\mu\text{m}^2$.

Es demana:

- a) Sabent que el punt de treball de la tensió d'entrada del transistor està fixat a $V_{GSQ} = 0.8 \text{ V}$, determineu el corresponent corrent de polarització, I_{DQ} .
 - b) Calculeu l'amplificació del circuit en petit senyal a baixes i a altes freqüències. A la vista del resultat, quin tipus de filtratge realitza l'amplificador?
 - c) Dissenyeu la capacitat per tal que la freqüència de tall a -3 dB sigui igual a 8 MHz .
4. (2 punts) El diagrama de la Figura 3 correspon al d'una porta lògica CMOS (*standard cell*) de les llibreries de $0,35 \mu\text{m}$ proporcionades per l'Oklahoma State University. Per qüestions d'eficiència i d'aprofitament d'àrea, alguns transistors utilitzen la disposició en *fingers*.

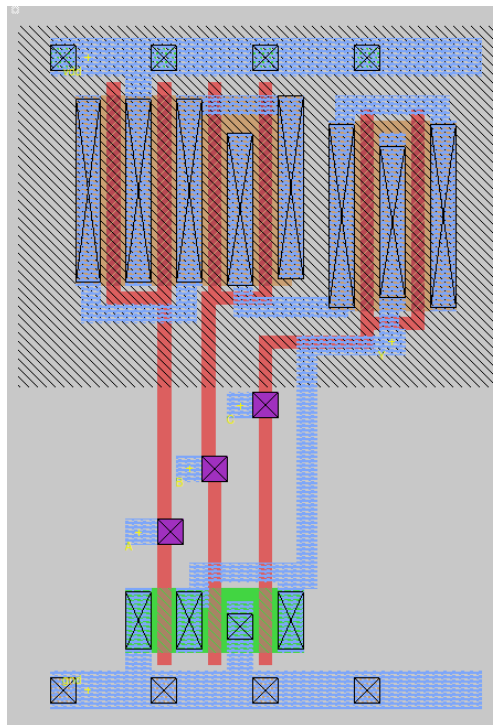


Figura 3

- a) A partir del diagrama proporcionat, i sabent que la porta té una única sortida, dibuixeu-ne l'esquema circuital, identificant clarament les entrades i la sortida.
 - b) Determineu la taula de veritat així com l'expressió booleana de la funció lògica realitzada.
5. (2 punts) En el disseny d'un circuit integrat, es vol controlar l'alimentació d'un subsistema mitjançant una tensió de control. Concretament, quan la tensió de control sigui nul·la, el subsistema ha de quedar sense alimentació, i quan aquesta sigui igual a la d'alimentació, $V_{DD} = 1,2 \text{ V}$, el subsistema ha de quedar alimentat amb una pèrdua de tensió d'alimentació que no ha de superar els 20 mV . Sabent que el subsistema consumeix 50 mA com a màxim, dissenyeu el circuit de control en tecnologia de $0,18 \mu\text{m}$, amb $K' = 20 \mu\text{A}/\text{V}^2$ i $V_T = 0.5 \text{ V}$, i dibuixeu-ne l'esquema circuital.