

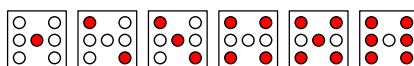
Introducció als Sistemes Digitals

Prova de control. 5 d'octubre de 2010

Temps per a la resolució: 2 hores. Publicació de qualificacions: 12 de novembre de 2010.

1 Dau electrònic

Un dau electrònic és un giny amb 7 leds que mostra el resultat de la tirada d'un dau, tal com es mostra a continuació:



La generació pseudo-aleatòria es pot fer mitjançant un senyal que actua sobre un comptador que repeteix la seqüència 0, 1, 2, 3, 4 i 5 a una freqüència suficientment alta com perquè l'ull no sigui capaç de veure en quina posició es troba ni perquè el jugador pugui intuir el nombre de cicles que han transcorregut a partir del temps en què està comptant. Quan l'usuari atura el comptador aquest mostra en binari, mitjançant 3 bits A_2 , A_1 i A_0 , l'estat final en què s'ha aturat i, per tant, el valor de la tirada feta amb el dau (A_2 és el bit de major i A_0 el de menor pes).

1. Dissenyau un descodificador adient de forma que cada estat del comptador quedi traduït en una cara del dau virtual. (Enumereu els LEDs de dalt a baix i de dreta a esquerra començant pel 0)
2. Considerant que el comptador és un bloc funcional que algú haurà dissenyat i del qual sols us cal conèixer els tres senyals A_2 , A_1 i A_0 , feu un esquema del dau electrònic amb el màxim detall possible per tal de poder ser implementat al laboratori fent servir únicament inversors i portes NAND.

2 Funcions lògiques

Considereu les funcions:

$$F_1(A, B, C) = AC + B\bar{C}$$

$$F_2(A, B, C) = AC + B\bar{C} + AB$$

$$F_3(A, B, C) = ABC + \bar{A}\bar{B}\bar{C}$$

1. Representeu el mapa de Karnaugh de F_1 , F_2 i F_3 .
2. Identifiqueu si algunes funcions són equivalents entre elles.
3. Expressau les funcions F_1 , F_2 , F_3 , \bar{F}_1 , \bar{F}_2 i \bar{F}_3 en la forma canònica de minterms i en la forma canònica de maxterms.
4. Prenent com a punt de partida les expressions inicials, realitzeu les funcions F_1 i F_2 directament (sense fer cap simplificació) amb portes lògiques.
5. Sobre les realitzacions anteriors, dibuixeu un cronograma detallat de la sortida quan les entrades ABC parteixen de l'estat 101, evolucionen successivament cap als estats 111 i 110 i acaben en l'estat 010. Considereu que cada porta introdueix un retard Δ . Feu algun comentari sobre el resultat obtingut.