

Introducció als Sistemes Digitals

Examen Final. 20 de gener de 2021

Temps: 2,5 hores.

1 Electronic lock

(2 punts) Es vol dissenyar un pany electrònic de 8 bits que es pugui desbloquejar introduint un codi a través d'un teclat. Es disposa de dos models de teclat diferents:

- El model de teclat A genera 8 bits a partir del codi teclejat i els envia en format paral·lel, és a dir, a través de 8 línies que estan disponibles simultàniament, $C_7C_6C_5C_4C_3C_2C_1C_0$.

- El model de teclat B envia els bits en format sèrie, és a dir, un després de l'altre, a través d'una variable C_k , i addicionalment proporciona un senyal de rellotge clk , de manera que en cada flanc ascendent del senyal de rellotge la sortida C_k presenta un bit diferent.

Es demana:

- Fent servir el model de teclat A, dissenyeu un pany programable utilitzant resistències de pull-down, interruptors i portes lògiques que, a partir de la informació enviada pel teclat activi una sortida S quan la clau introduïda per l'usuari sigui la correcta. Dibuixeu l'esquema complet del pany programat per ser desbloquejat amb $C_7C_6C_5C_4C_3C_2C_1C_0 = 11101001$.
- Fent servir el model de teclat B, proposeu un circuit que activi la variable S quan a la sortida C_k del teclat hi aparegui la seqüència de bits 11101001 per aquest ordre. Es recomana la utilització d'un registre de desplaçament. Com es podria modificar aquest disseny per aconseguir que també fos programable?

2 Decimal counter

(2 punts) El comptador síncron 74HCT162 (Figura 1) és un circuit integrat que en la seva configuració per defecte ($\overline{PE} = \overline{MR} = 1$) compta cíclicament des de 0 fins a 9, de manera que cada cop que assoleix el valor 9, salta automàticament cap a 0 per tornar a començar. La descripció dels terminals que proporciona el fabricant en el document d'especificacions (*datasheet*) és la que es mostra a la Figura 2, on les sortides Q_3 a Q_0 representen la codificació BCD del valor decimal corresponent en cada moment. La sortida TC s'activa cada cop que el comptador es troba en el valor 9 (sempre que CET estigui activada), i roman inactiva en qualsevol altre cas.

- Dissenyeu un comptador digital de tres dígits que, utilitzant circuits integrats 74HCT162, permeti comptar cíclicament des de 0 fins a 999, i on les sortides Q_3 a Q_0 de cada integrat representin la codificació BCD de cada dígit decimal. Dibuixeu l'esquema resultant, indicant clarament la connexió de tots dels terminals.
- Amb l'ajut d'un *flip-flop* JK, una resistència de pull-down i un polsador, modifiqueu el disseny anterior per aconseguir incorporar una funció de START/STOP, de manera que cada cop que es premi el polsador el comptador s'aturi, en cas que estigui comptant, o bé segueixi comptant a partir del valor actual, en cas d'estar aturat.

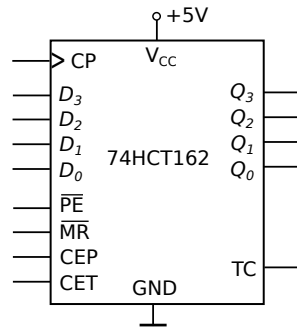


Figura 1

PIN DESCRIPTION

PIN NO.	SYMBOL	NAME AND FUNCTION
1	\overline{MR}	synchronous master reset (active LOW)
2	CP	clock input (LOW-to-HIGH, edge-triggered)
3, 4, 5, 6	D_0 to D_3	data inputs
7	CEP	count enable input
8	GND	ground (0 V)
9	\overline{PE}	parallel enable input (active LOW)
10	CET	count enable carry input
14, 13, 12, 11	Q_0 to Q_3	flip-flop outputs
15	TC	terminal count output
16	V_{CC}	positive supply voltage

Figura 2

3 Special counter

(2 punts) Considereu un comptador que recorri en ordre creixent i de forma cíclica els següents nombres: 0, 2, 3, 5 i 6. El comptador no s'atura mai: en arribar al valor màxim, torna a començar pel valor mínim.

- Dissenyau aquest comptador amb una màquina d'estats, de manera que la codificació dels estats, usant el nombre de *flip-flops* de tipus D necessari, coincideixi amb la codificació en binari dels nombres generats pel comptador.
- Feu una representació del diagrama d'estats que inclogui tots els estats, els *possibles* i els *no possibles*. Comenteu quin serà el comportament de la màquina en el cas que l'estat inicial sigui algun dels estats *no possibles*.

4 Temperature sensor

(2 punts) Es disposa d'un sensor de temperatura digital de 4 bits amb un rang de mesura que va des de 15°C ($A_3A_2A_1A_0 = 0000$) fins a 30°C ($A_3A_2A_1A_0 = 1111$) per controlar la temperatura d'una habitació, que ha d'estar compresa entre 20°C i 25°C.

- Proposeu un circuit lògic que a partir de la informació proporcionada pel sensor generi un senyal de 3 bits $B_2B_1B_0$ que informi de la situació en què es troba l'habitació, segons el següent criteri:

$B_0 = 1$ únicament quan la temperatura és menor que 20°C ;

$B_1 = 1$ únicament quan la temperatura està entre 20°C i 25°C , ambdós valors inclosos;

$B_2 = 1$ únicament quan la temperatura és major que 25°C .

- b) Dissenyeu un circuit que, a partir de les variables $B_2B_1B_0$, representi en un display de 7 segments (Figura 3) el valor 'L' (Low) quan la temperatura sigui menor que 20°C , un guió mig '-' quan la temperatura sigui la correcta i el valor 'H' (High) quan aquesta sigui major que 25°C .

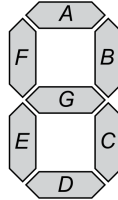


Figura 3

5 Memory write

(2 punts) Una memòria de 256 *bytes* consta de dos mòduls idèntics de 128 *bytes*, M_0 i M_1 , que comparteixen el bus d'adreces $A_{N-1} \dots A_0$ i el bus de dades $D_7 \dots D_0$, segons es mostra a la Figura 4.

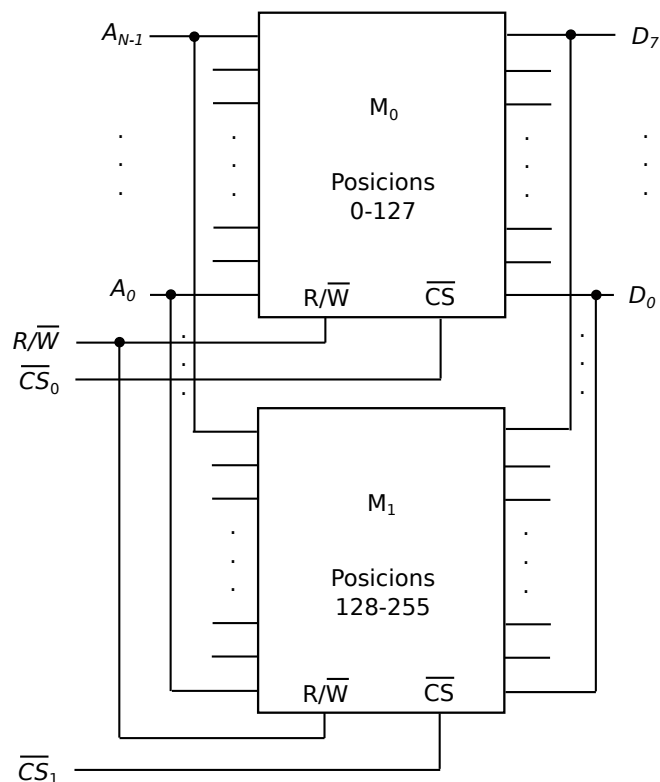


Figura 4

- a) Justifiqueu quin ha de ser el nombre de línies N del bus d'adreces necessari per poder accedir a les diferents posicions de la memòria.
- b) Expliqueu la funció de les variables *chip select* \overline{CS}_0 i \overline{CS}_1 .

La memòria està controlada per un microcontrolador que utilitza un senyal de *clock* clk per realitzar les operacions de lectura i escriptura. Concretament, per escriure en una posició de memòria, el microcontrolador fa les següents operacions, cadascuna en un cicle de *clock* diferent i per aquest ordre:

- 1) Fixar la variable R/\overline{W} ;
 - 2) Fixar els valors del bus d'adreces;
 - 3) Fixar els valors del bus de dades;
 - 4) Fixar les variables \overline{CS}_0 i \overline{CS}_1 .
- c) Sabent que el microcontrolador ha d'escriure la dada '01100000' a la posició de memòria 134, i que parteix d'un estat en què $R/\overline{W} = \overline{CS}_0 = \overline{CS}_1 = 1$, amb tota la resta de variables a zero, dibuixeu un cronograma que mostri l'evolució dels diferents senyals, necessaris per completar l'operació. Dibuixeu-los per aquest ordre:

$clk, R/\overline{W}, A_{N-1}...A_0, D_7...D_0, \overline{CS}_0$ i \overline{CS}_1 .

Per tal de fer el cronograma més compacte, podeu agrupar aquelles variables que siguin iguals. Indiqueu també en quin moment es fa efectiva l'escriptura de la dada.