

# Introducció als Sistemes Digitals

## Prova Final. 13 de gener de 2020

Temps per a la resolució: 2,5 hores.

### 1 Multiplexers and demultiplexers

(3 punts) Una màquina industrial disposa de tres sensors digitals per tal de decidir si l'engegada es pot fer de forma segura. Quan el sensor  $A$  val '1' indica que SÍ es pot engegar i en cas contrari no se sap. Quan el sensor  $B$  val '1' indica que SÍ es pot engegar i en cas contrari no se sap. Quan el sensor  $C$  val '1' indica que NO es pot engegar i en cas contrari no se sap.

Com que no queda clar què cal fer en determinades situacions consulteu el manual d'instruccions. Aquest diu que quan el nombre de SÍ es superior al nombre de NO la màquina es pot engegar de forma segura posant a '1' el senyal  $D$ .

Implementeu un circuit que engegui la màquina de forma segura amb les següents restriccions:

- Usant només un 8:1 MUX.
- Usant un 4:1 MUX, i portes NOT si cal.
- Usant un 2:1 MUX, i portes lògiques si cal.
- Usant un 1:8 DEMUX, i portes lògiques si cal.

### 2 Synchronous counters

(2 punts) Un circuit digital utilitza el comptador síncron 74HCT163, segons es mostra a l'esquema de la Figura 1. La descripció dels terminals que proporciona el fabricant del comptador en el document d'especificacions (*datasheet*) és la que es mostra a la Figura 2.

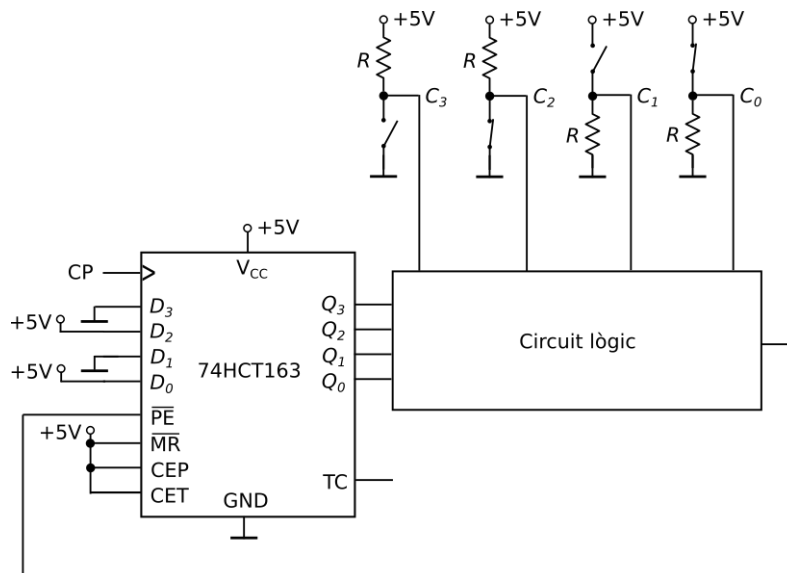


Figura 1

#### PIN DESCRIPTION

PIN NO.	SYMBOL	NAME AND FUNCTION
1	$\overline{MR}$	synchronous master reset (active LOW)
2	CP	clock input (LOW-to-HIGH, edge-triggered)
3, 4, 5, 6	D <sub>0</sub> to D <sub>3</sub>	data inputs
7	CEP	count enable input
8	GND	ground (0 V)
9	$\overline{PE}$	parallel enable input (active LOW)
10	CET	count enable carry input
14, 13, 12, 11	Q <sub>0</sub> to Q <sub>3</sub>	flip-flop outputs
15	TC	terminal count output
16	V <sub>CC</sub>	positive supply voltage

Figura 2

L'entrada  $\overline{PE}$  es controla a partir de les sortides  $Q_3$ ,  $Q_2$ ,  $Q_1$  i  $Q_0$  i dels senyals de control  $C_3$ ,  $C_2$ ,  $C_1$  i  $C_0$  a través del circuit lògic, que realitza la funció

$$\overline{PE} = Q_3 \text{ XOR } C_3 + Q_2 \text{ XOR } C_2 + Q_1 \text{ XOR } C_1 + Q_0 \text{ XOR } C_0$$

El comptador es troba en condicions normals de funcionament, en què les sortides dels *flip-flops* generen una seqüència  $Q_3Q_2Q_1Q_0$  periòdica. Es demana:

- a) Sabent que en  $t = 0$  el senyal de clock  $CP$  presenta un flanc ascendent i  $\overline{PE}$  un flanc descendent, dibuixeu el cronograma a partir de  $t = 0$  associat als següents senyals (per aquest ordre):

$$CP, Q_0, Q_1, Q_2, Q_3, \text{ i } \overline{PE}.$$

- b) Expliqueu detalladament el funcionament del circuit i quina funció realitza.

### 3 A special counter: even numbers

(5 punts) Considereu un comptador que recorri en ordre creixent els nombres parells, incloent el zero, que es poden codificar amb tres bits,  $Q_2$ ,  $Q_1$  i  $Q_0$ . El comptador no s'atura mai: en arribar al valor màxim, el comptador *salta* al valor més petit.

- a) Dissenyau aquest comptador amb una màquina d'estats, de manera que la codificació dels estats, usant el nombre de *flip-flops* de tipus D necessari, coincideixi amb la codificació en binari dels nombres parells.
- b) Feu una representació del diagrama d'estats que inclogui tots els estats, els *possibles* i els *no possibles*. Comenteu quin serà el comportament de la màquina en el cas que l'estat inicial sigui algun dels estats *no possibles*.

Afegiu un senyal de control  $C$  del sentit de recorregut dels nombres parells. Quan  $C = 0$  el comptador recorre en ordre creixent els nombres parells (com abans). Quan  $C = 1$  el comptador recorre en ordre decreixent els nombres parells.

- c) Repetiu l'apartat a) per al cas d'aquest comptador que inclou el senyal de control  $C$ .

d) Repetiu l'apartat b) per al cas d'aquest comptador que inclou el senyal de control  $C$ .

Per als dissenys considerats anteriorment,

e) Indiqueu en quin sentit es podrien modificar, si la prioritats fos minimitzar el nombre de *flip-flops* de tipus D emprats.

f) Dissenyeu un circuit que, a partir de les sortides dels *flip-flops* del comptador, obtingui les variables  $A$  a  $G$  necessàries per representar en un display de 7 segments (Figura 3) els diferents valors parells del comptador en format decimal (preneu els valors corresponents a nombres imparells com a *don't care*).

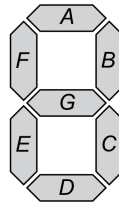


Figura 3