DISPOSITIUS ELECTRÒNICS I FOTÒNICS

Capítol 3: Tecnologia de fabricació

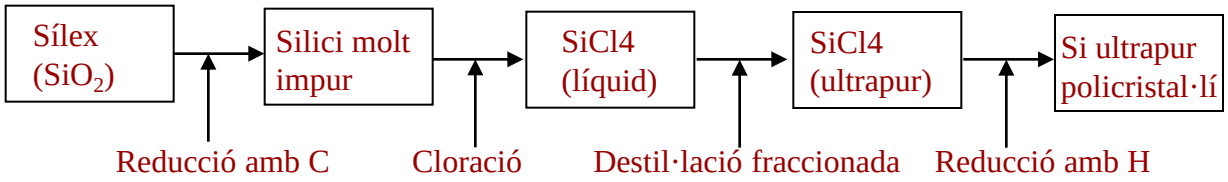
Lluís Prat Viñas

Escola Tècnica Superior d'Enginyers de Telecomunicació de Barcelona (ETSETB)

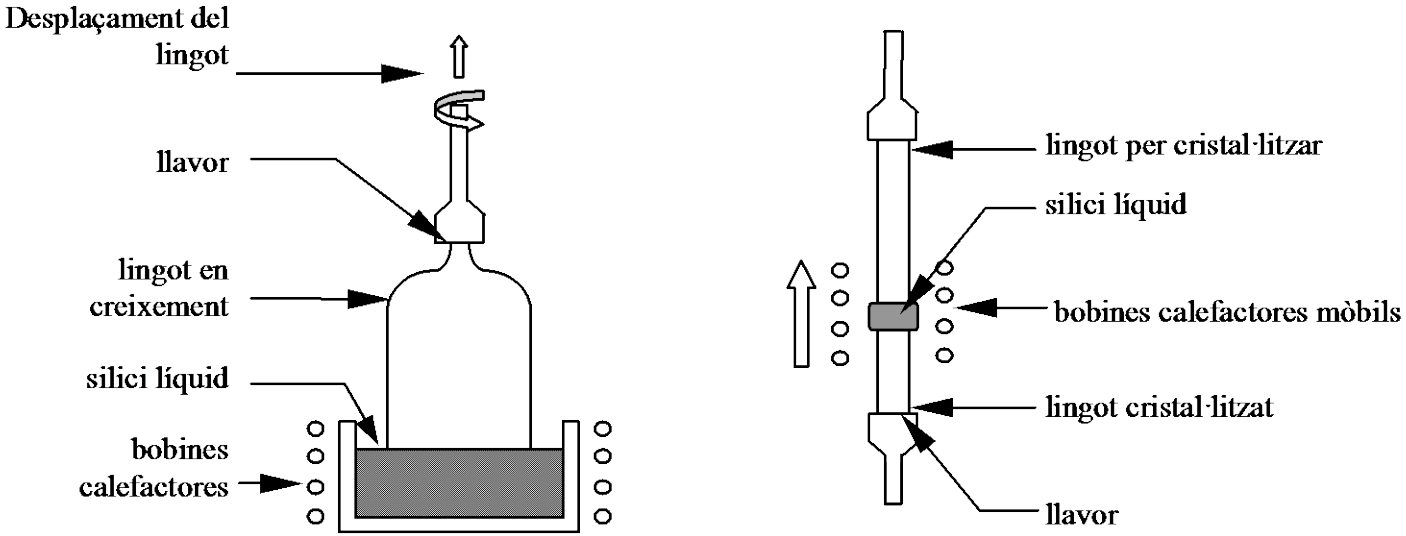
Universitat Politècnica de Catalunya

LA OBLIA DE SILICI MONOCRISTRAL·LÍ

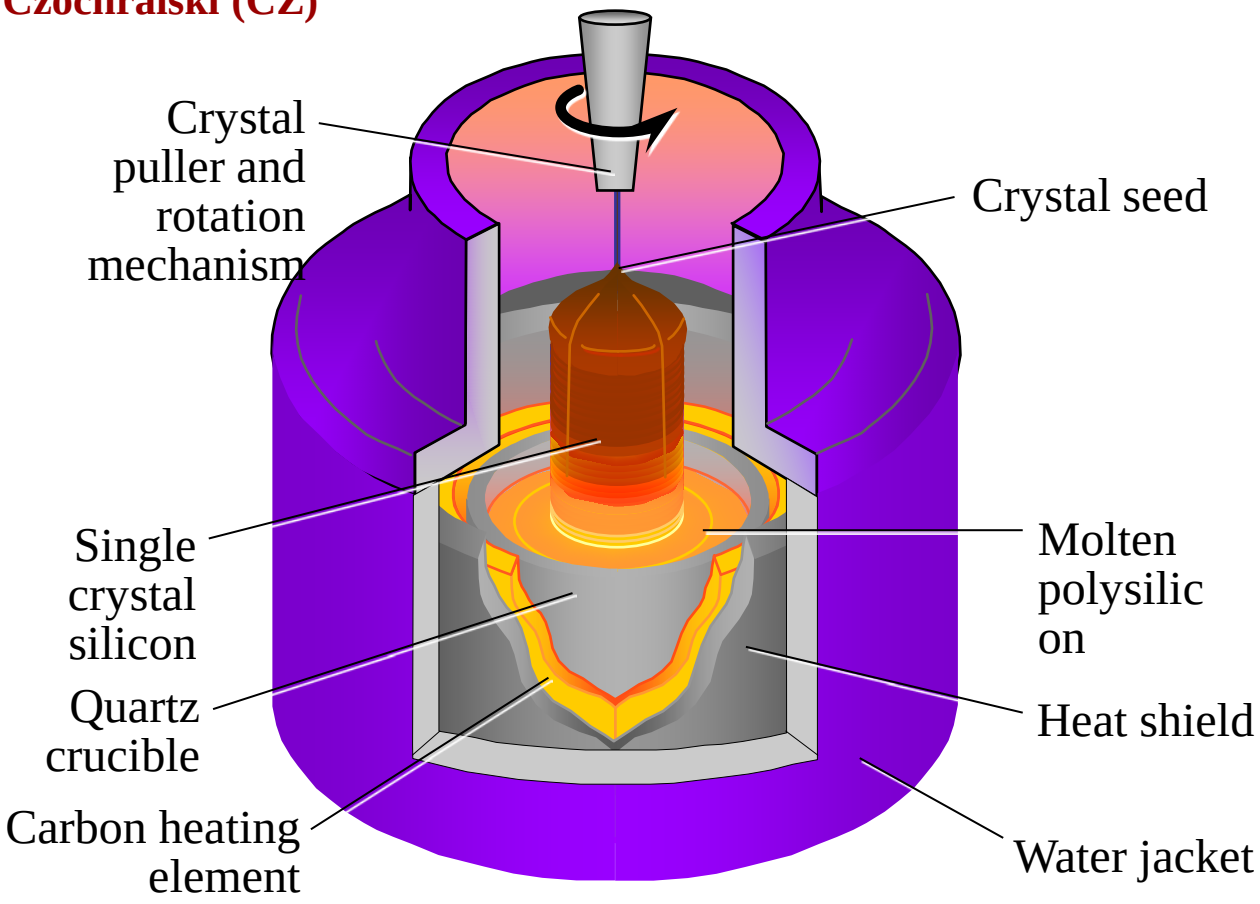
1.- OBTENCIÓ DEL SILICI POLICRISTAL·LÍ



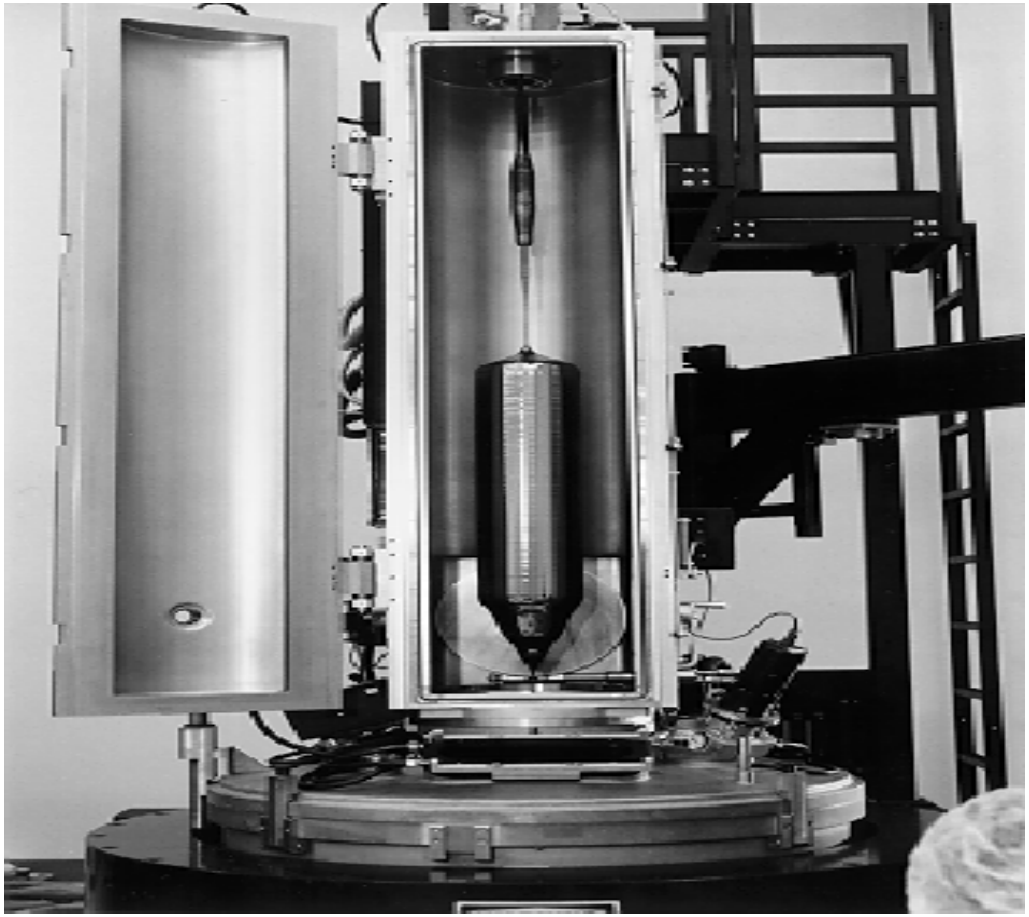
2.- OBTENCIÓ DEL SILICI MONOCRISTAL·LÍ: CZOCHRALSKI I ZONA FLOTANT

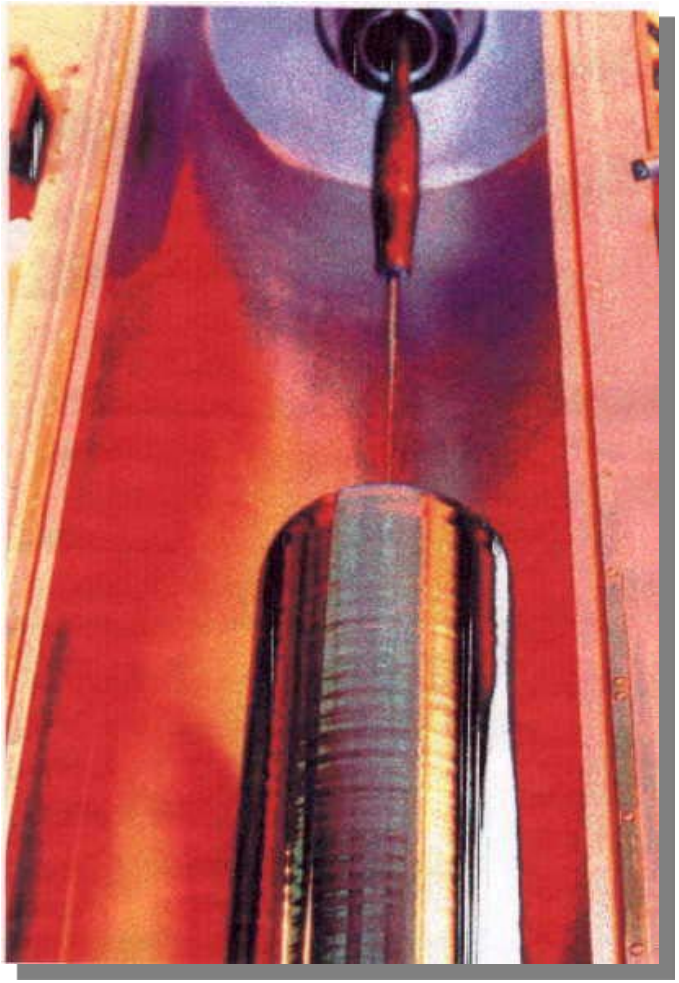


Mètode de Czochralski (CZ)

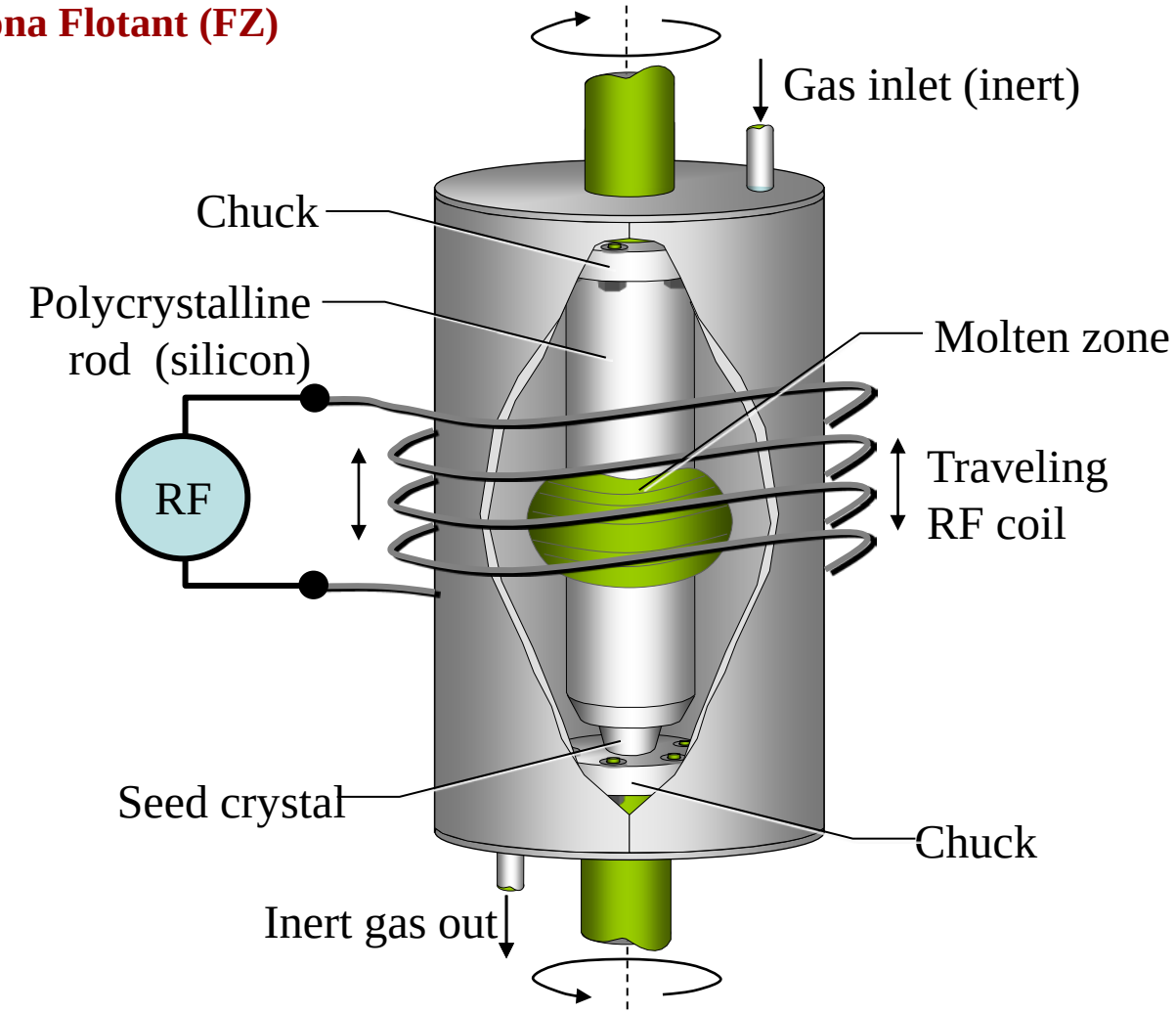


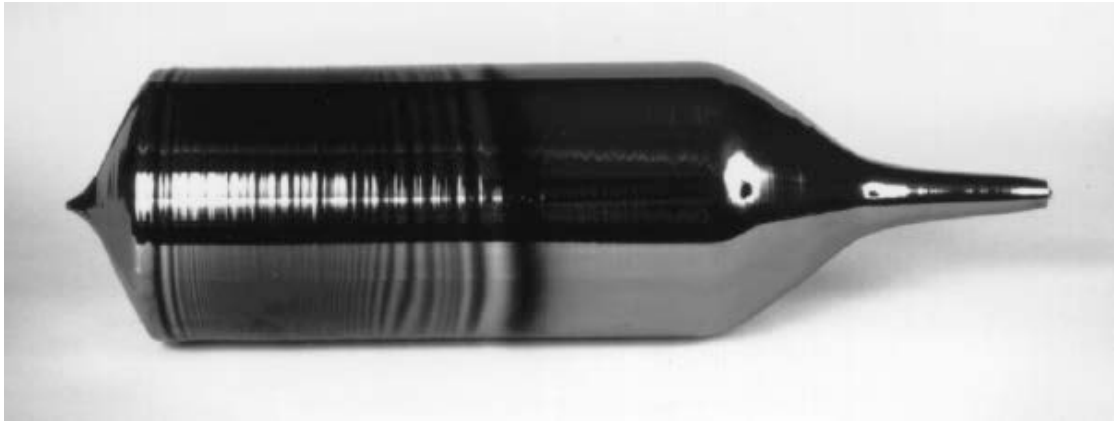
Mètode de Czochralski (CZ)

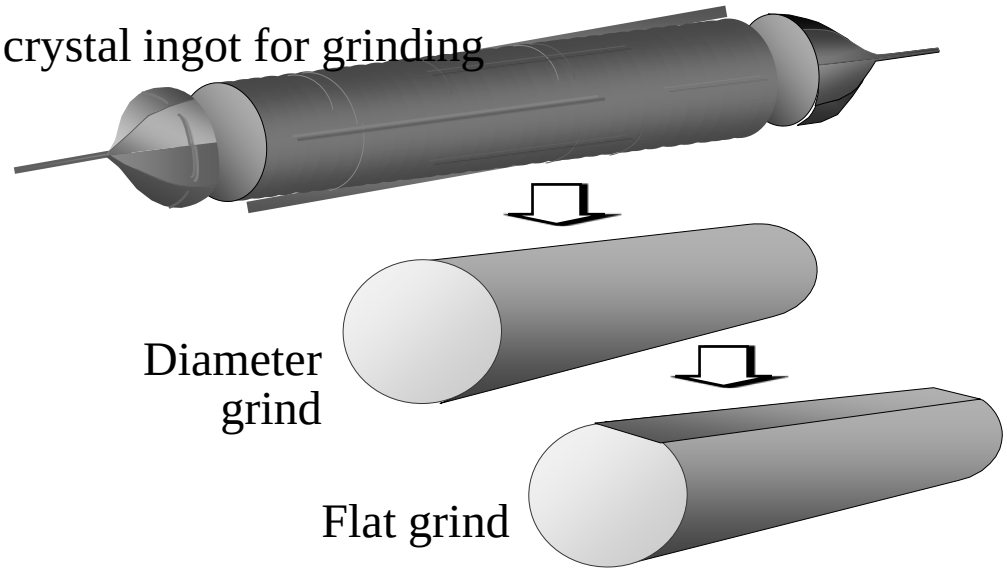




Mètode de Zona Flotant (FZ)

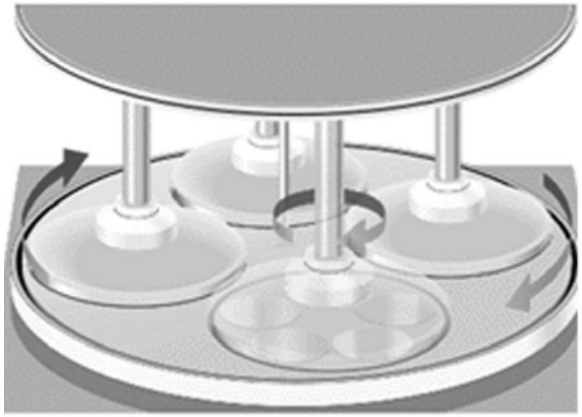


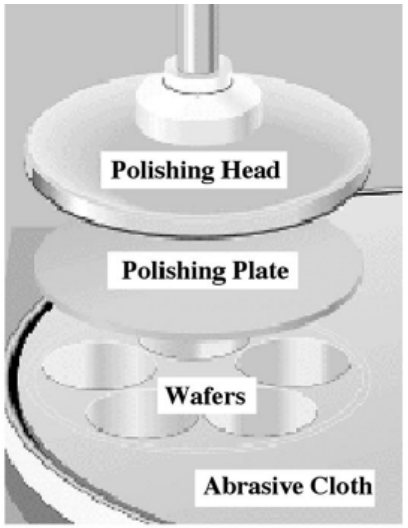




Preparació del lingot abans de l'obtenció de les oblies.

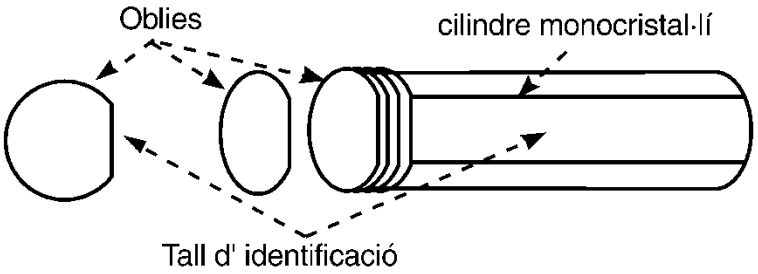
Les oblies s'obtenen serrant el cilindre i polint els discos.

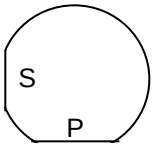
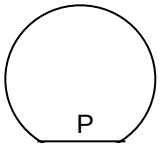
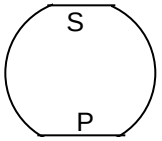
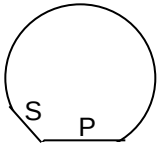






3.- OBTENCIÓ DE LES OBLIES A PARTIR DEL LINGOT



	Orientació 100	Orientació 111
Silici P		
Silici N		

4.- LA SALA BLANCA



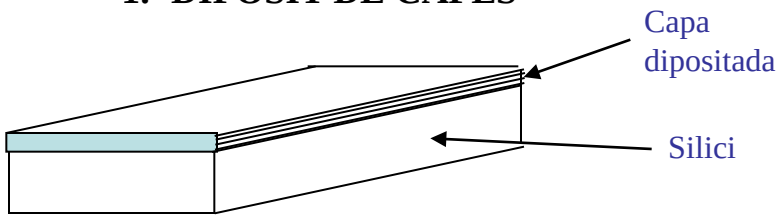
ELS PROCESSOS TECNOLÒGICS BÀSICS

0.- TRACTAMENT SIMULTÀNI DE MOLTES OBLIES...



... i de molts xips en la mateixa oblia

1.- DIPÒSIT DE CAPES



Mètodes de diposit:

PVD: Physical Vapor Deposition

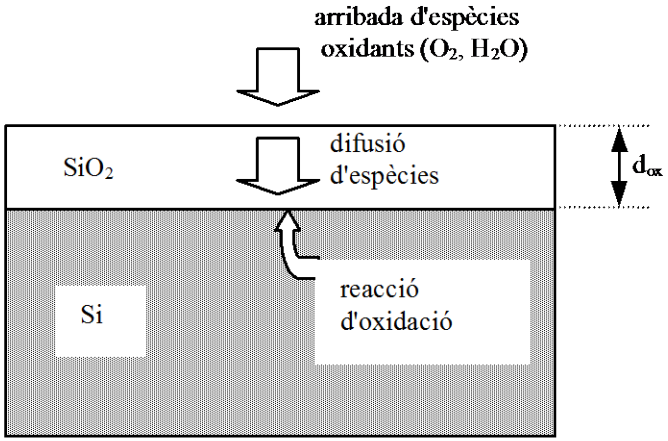
Evaporació, Pulverització catòdica

CVD: Chemical Vapor Deposition

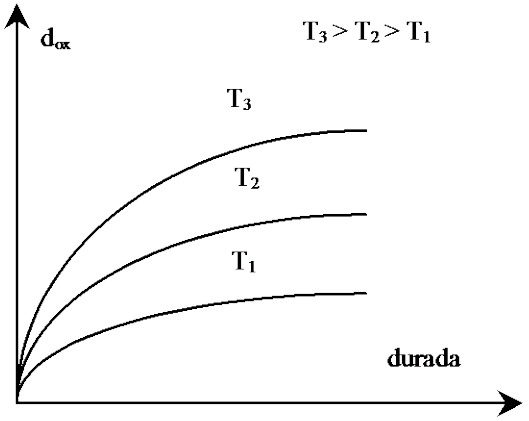
Un cas especial, epitàxia: creixement del cristall per dipòsit d'àtoms de silici

2.- OXIDACIÓ

Creixement d'una capa de SiO2 per reacció del silici de la oblia amb oxígen.



(a)

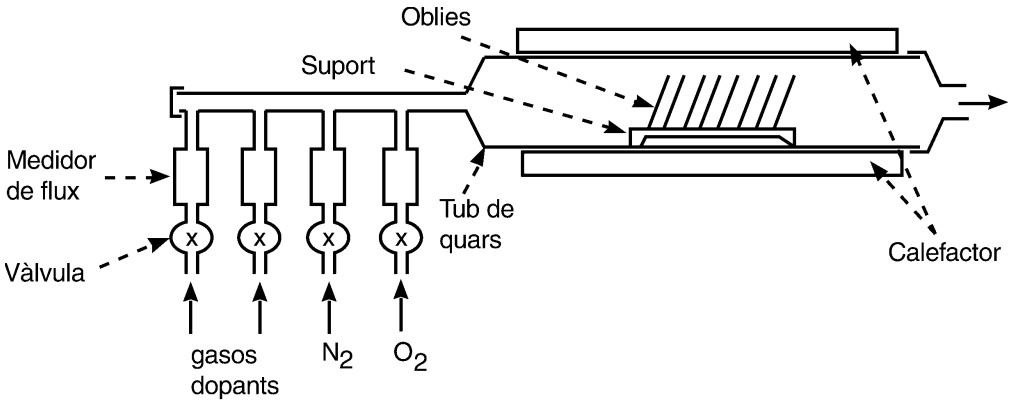


(b)

Realització: forn d'oxidació.

Oxidació seca, només amb O2: de qualitat però lenta

Oxidació humida, amb vapor d'aigua: més ràpida però pitjor

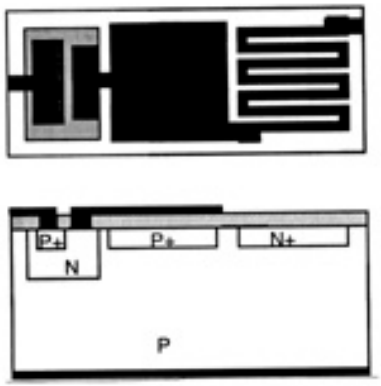


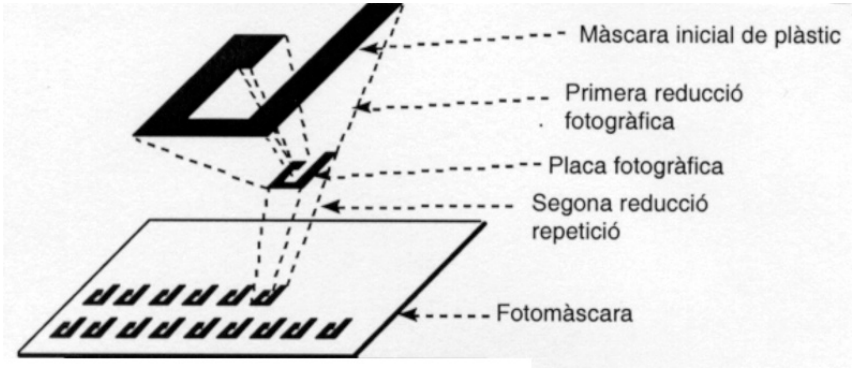
3.- FOTOLITOGRAFIA

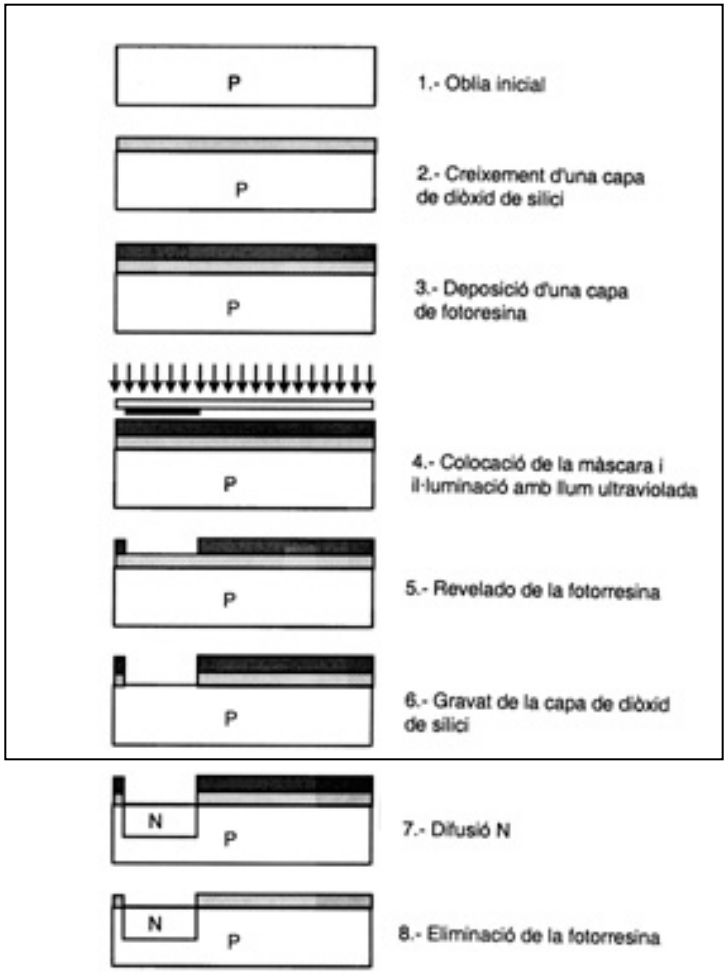
Gravat d'un dibuix en una capa sobre el silici.

Procediment:

- **Fotoresina**
- **Màscara**
- **Radiació ultraviolada**
- **Revelat fotoresina**
- **Atac zona no protegida**





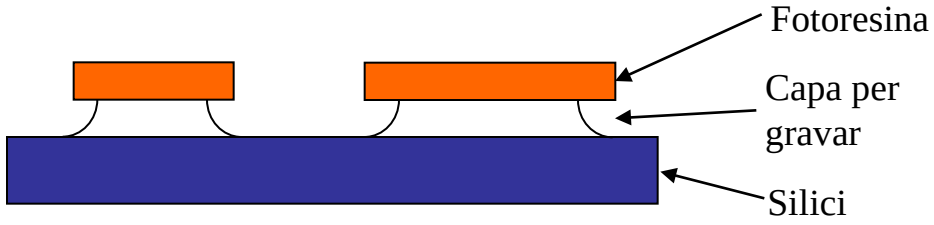


4.- GRAVAT

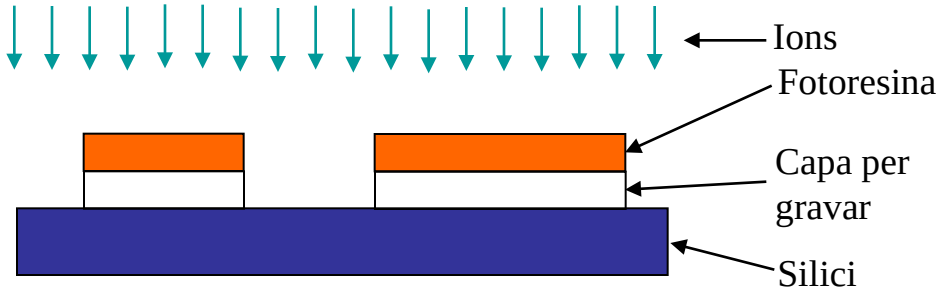
Eliminació de les zones no protegides d'una capa dipositada sobre el silici.

Tipus:

Gravat humit: atac amb àcids



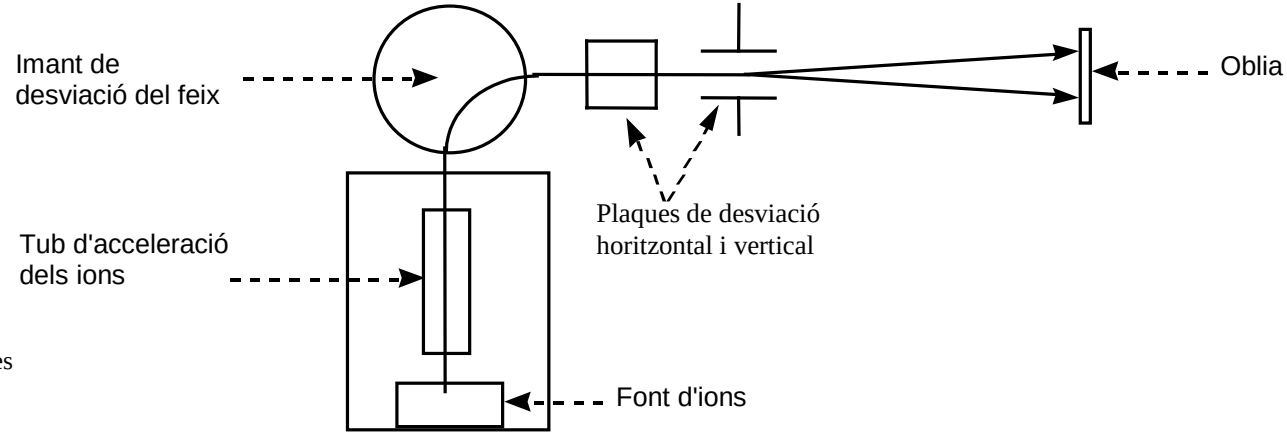
Gravat sec: atac per plasma

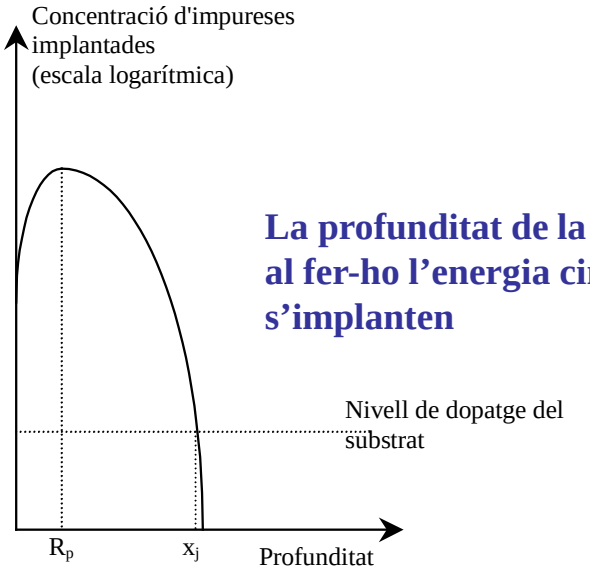


5.- IMPLANTACIÓ IÒNICA

Penetració dels àtoms de impuresa al interior del silici per bombardeig amb els seus ions accelerats.

El SiO_2 apantalla al silici.





La profunditat de la penetració augmenta al fer-ho l'energia cinètica dels ions que s'implanten

6.- DIFUSIÓ D'ESTAT SÒLID

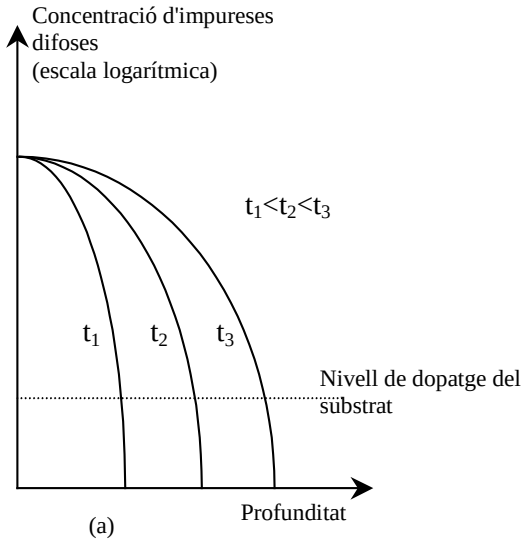
Penetració dels àtoms d'impuresa a l'interior del silici per difusió a altes temperatures.

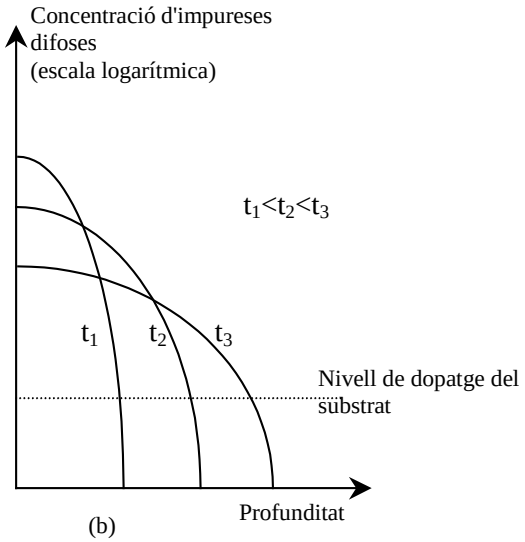
El SiO2 apantalla al silici.

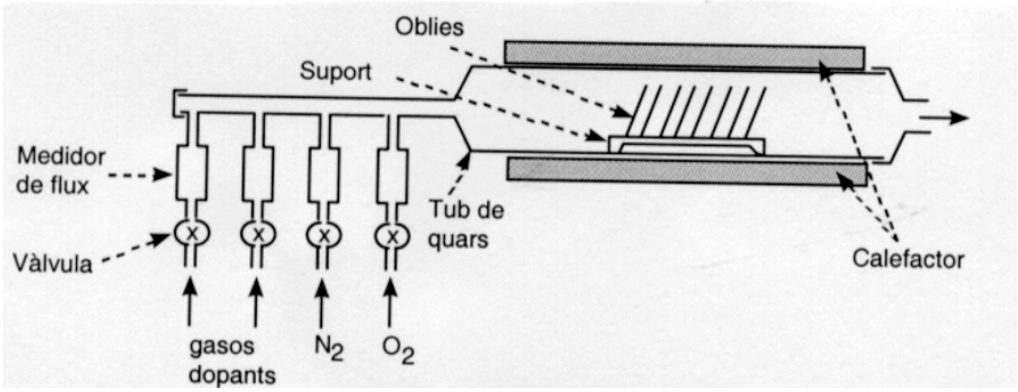
Perfil de dopatge: distribució de les impureses al interior del silici.

Dues etapes:

- **Difusió a font constant**
- **Redistribució de les impureses**







Realització:

Forn de difusió (igual que el forn de oxidació)

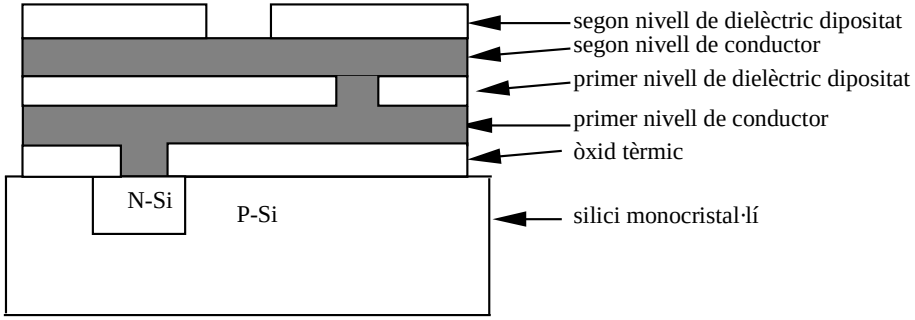
7.- METAL·LITZACIÓ

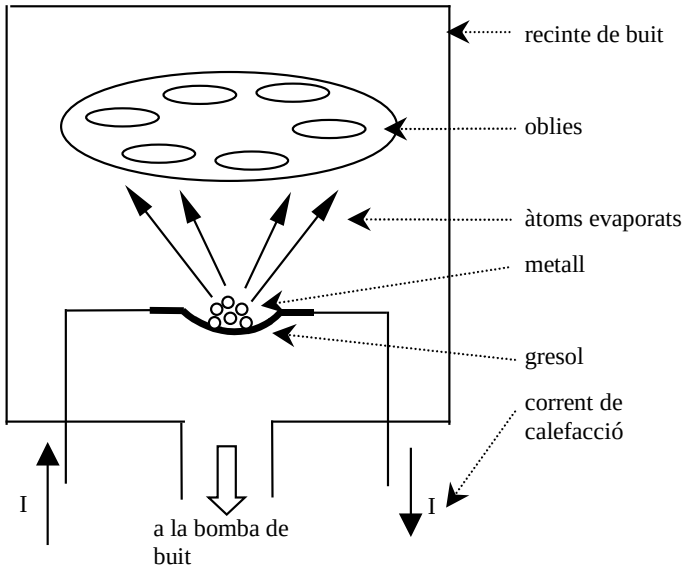
Dipòsit d'una capa de metall a la superficie de silici.

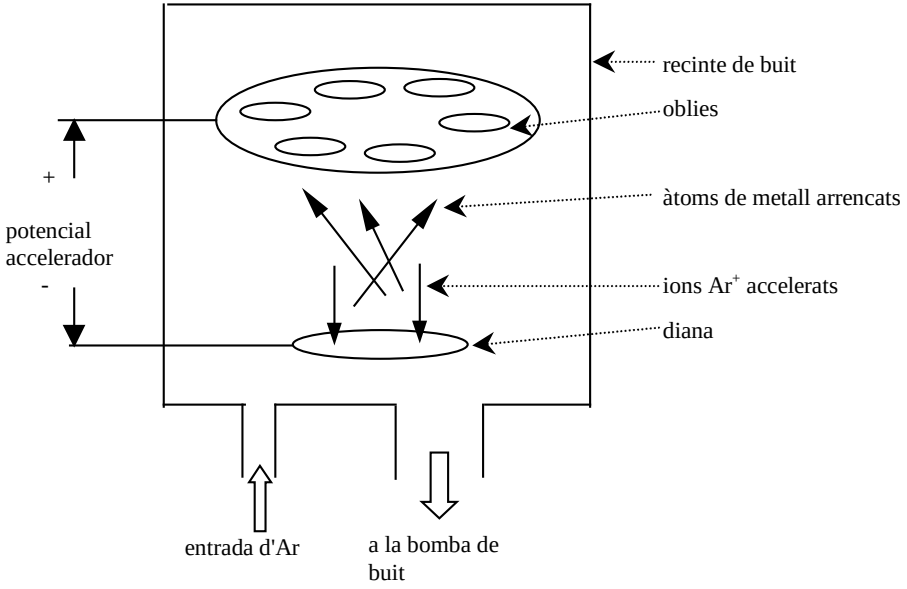
Tècniques: evaporació i pulverització catòdica.

Gravat de les pistes a la capa resultant.

Diversos nivells de metalització.







8.- TEST DELS CIRCUITS I ENCAPSULAMENT

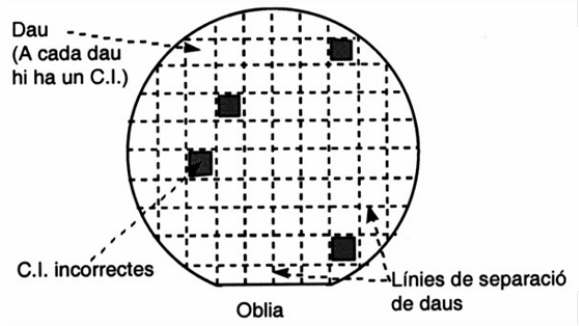
Test dels C.I.: verificació sobre la oblia

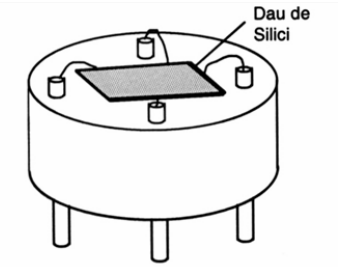
Tall de la oblia per obtenir els daus

Encapsulament dels xips correctes

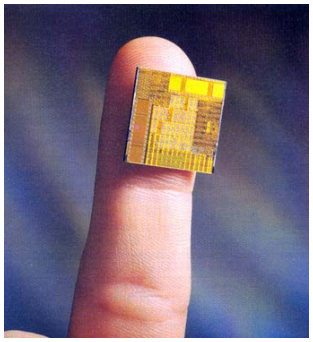
Rendiment del procés i mida del xip

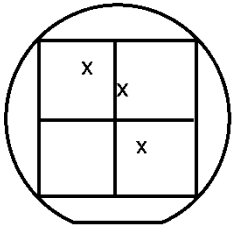
TECNOLOGIA DE CIRCUITS INTEGRATS



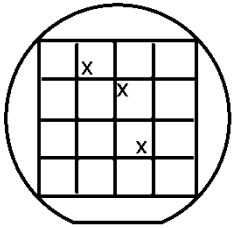


Oblia processada indicant els "daus" que contenen els C.I.
Muntatge d'un dau en el seu encapsulat

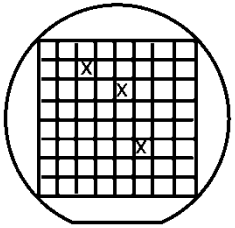




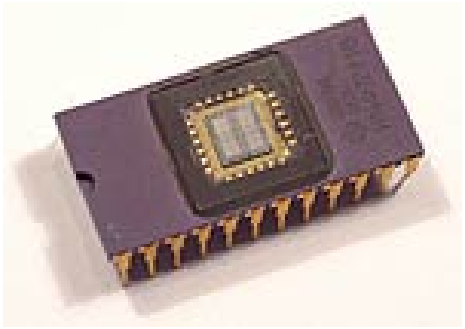
$\eta = 25\%$



$\eta = 81\%$

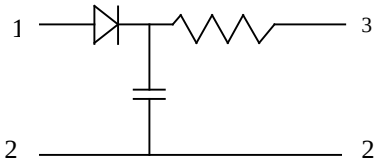


$\eta = 95\%$

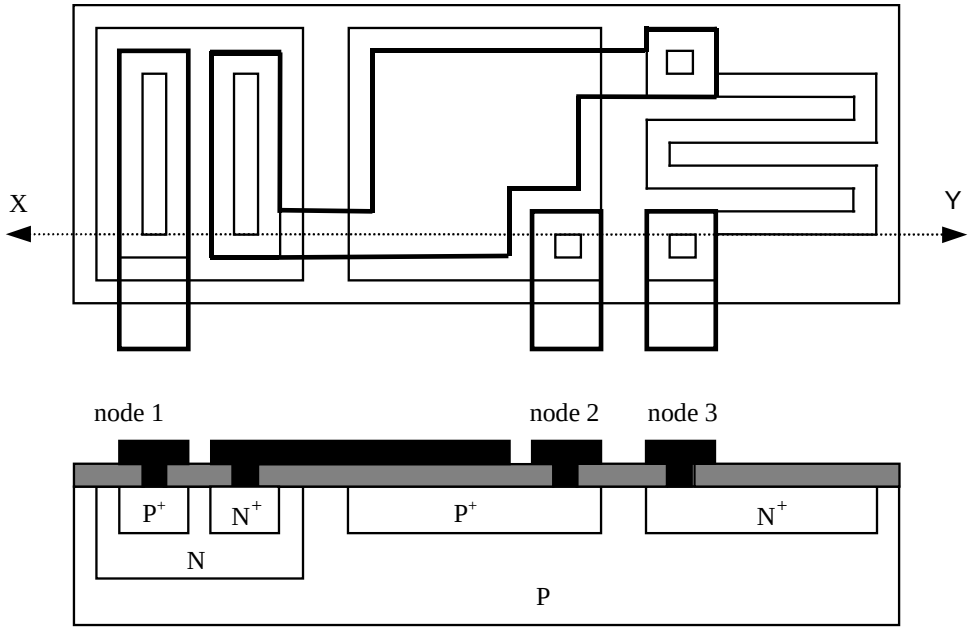


SEQÜÈNCIA D'ETAPES DE FABRICACIÓ D'UN CIRCUIT INTEGRAT

1.- ESQUEMA ELÈCTRIC I CIRCUIT INTEGRAT EN SILICI



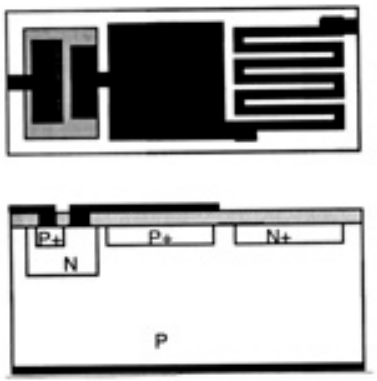
Esquema elèctric del circuit



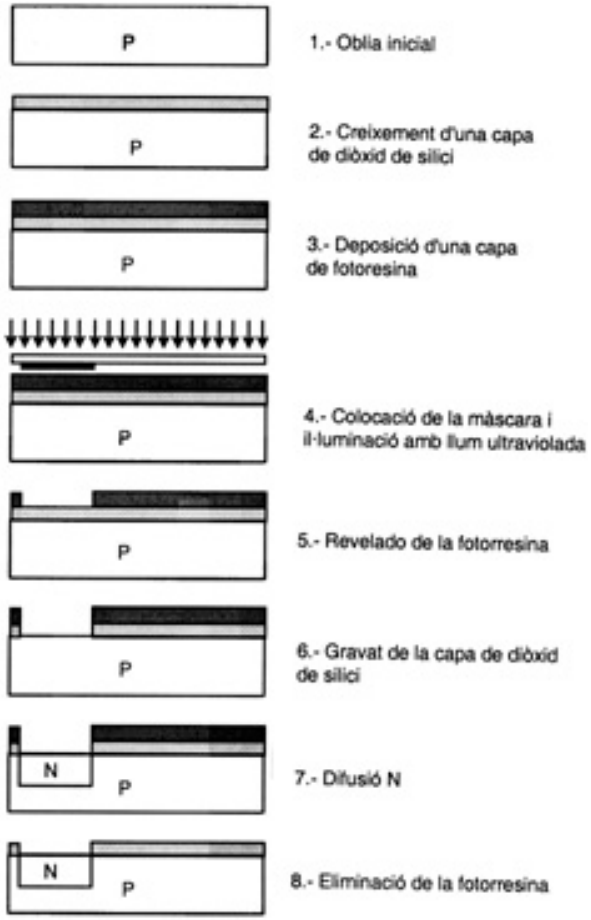
Realització física del circuit integrat

NOTA: Els dispositius s'aïllen uns dels altres mitjançant juncions PN polaritzades inversament, ja que equivalen a un circuit obert

2.- SEQÜÈNCIA PER OBTENIR UNA REGIÓ N DINS UNA OBLIA TIPUS P

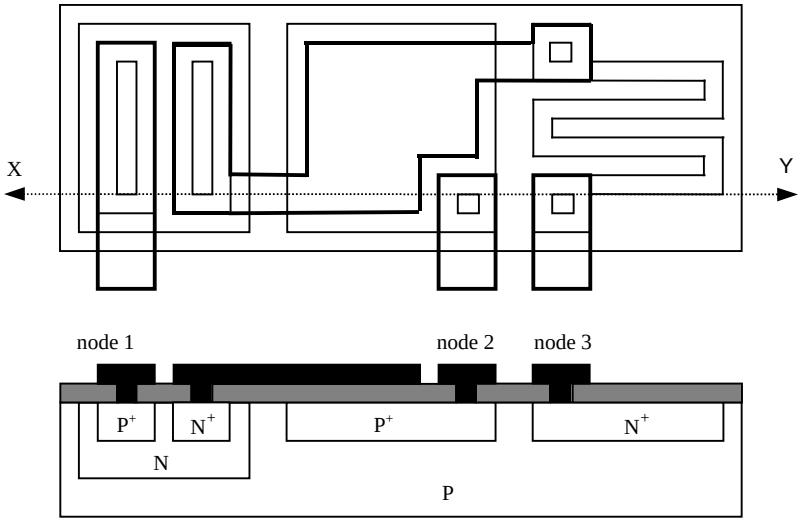


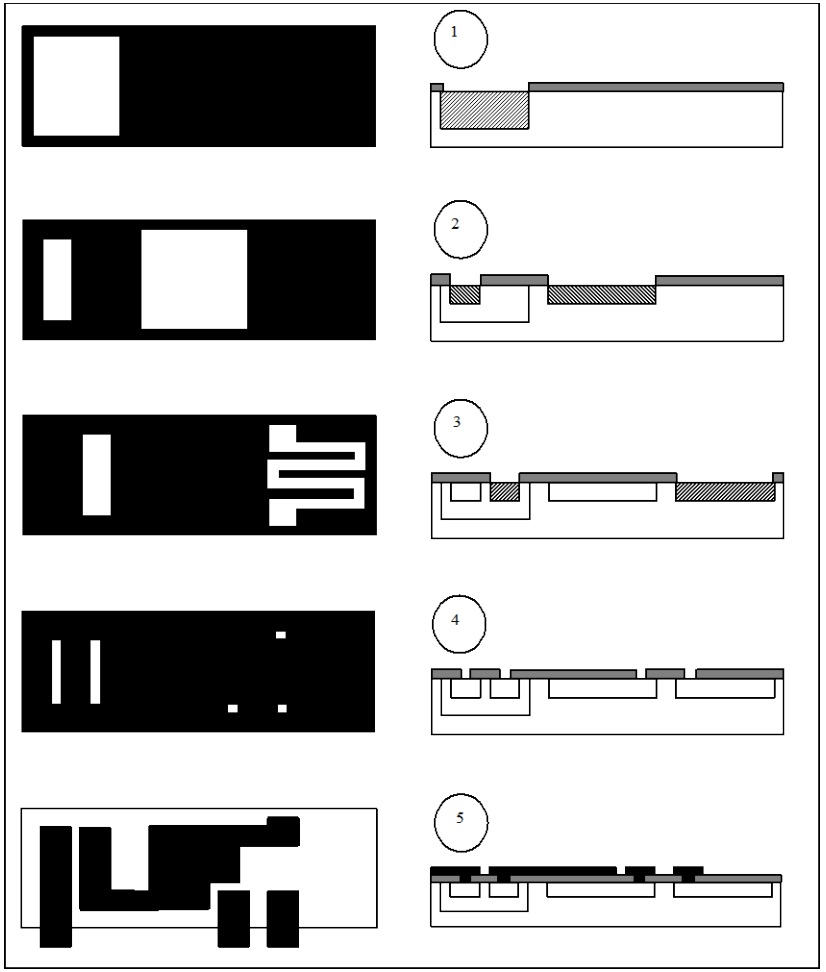
L'obtenció de cadascuna de les regions dins del silici requereix un procés similar



3.- EXEMPLE DE REALITZACIO DUN CIRCUIT INTEGRAT

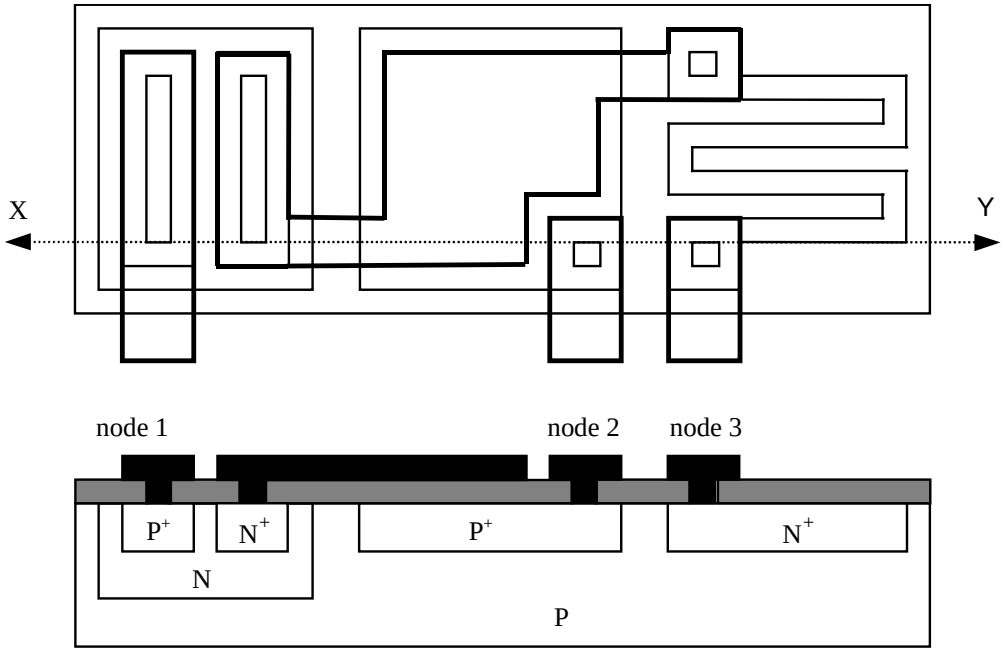
Màscares necessaries per obtenir el circuit integrat



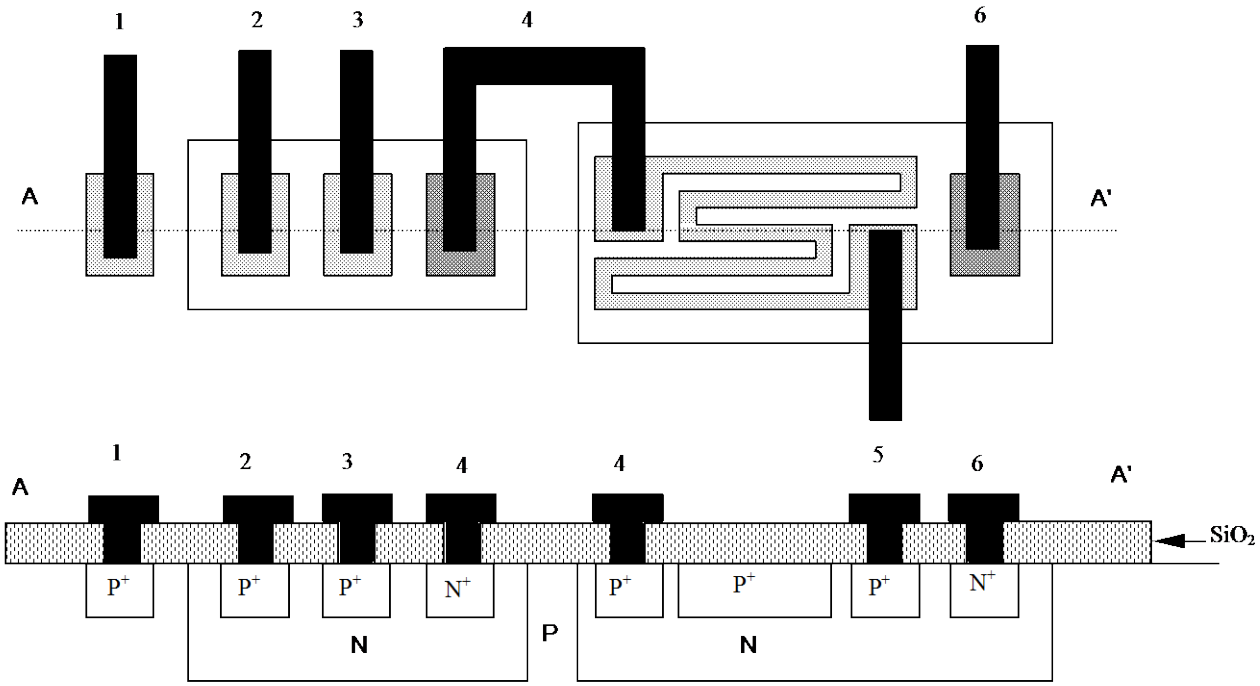


3.- COMPOSICIO EN PLANTA [layout] I SECCIO DUN CIRCUIT INTEGRAT

El circuit integrat se sol descriure per la seva composició en planta (en anglés *layout*): la superposicó de les màscares que s'han utilitzat per realitzar el C.I.

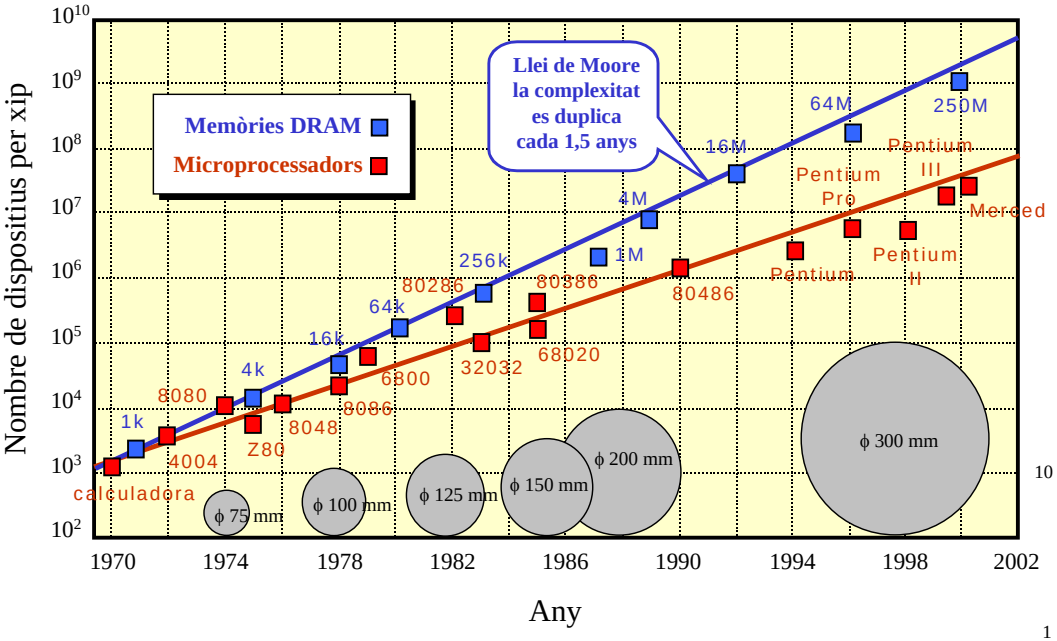


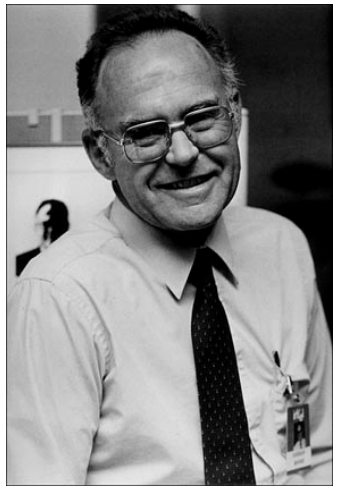
Exercici: Dibuixeu l'esquema elèctric d'aquest "layout". Indiqueu la funció dels terminals 1 i 6

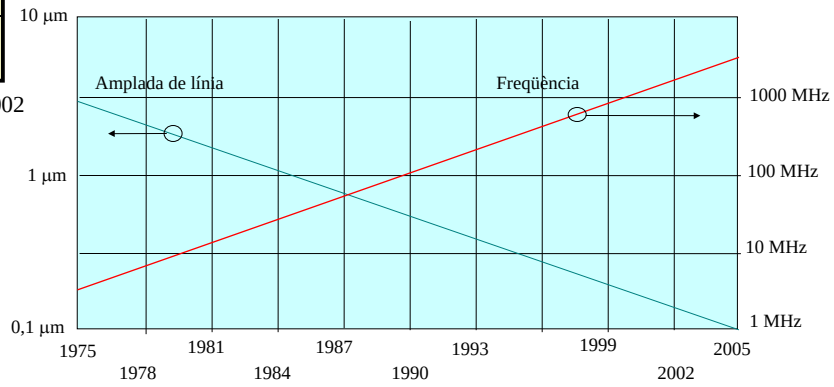


L'EVOLUCIÓ DE LA TECNOLOGIA DELS CIRCUITS INTEGRATS

1. LLEI DE MOORE







1964: Gordon Moore [un dels fundadors de INTEL, INTegrated ELectronics)] pronostica que el nombre de transistors en un C.I. es duplicarà cada 18 mesos: llei de Moore (o no seria millor profecia de Moore?).

2.= EVOLUCIO DE LES TECNOLOGIES

PLANIFICACIÓ DEL PROGRÉS EN EL DESENVOLUPAMENT DELS C.I.: ROADMAP

Hi ha límits en la carrera cap a lo petit: l'òxid de porta del MOS ja ha arribat a 3 capes atòmiques. Fins on es podrà reduir?

Quan la microelectrònica arribi a la seva fí, la nanotecnologia prendrà el relleu?

- ROADMAP (Sematech 2000)

Año	1999	2001	2002	2005	2008	2011	2014
Dimensión mínima (nm)	180	130	130	90	60	40	30
Óxido de puerta (nm)	1.9-2.5	1.5-1.9	2-3	1.0-1.5	< 1.5	< 1.5	< 1.5
Niveles de metalización	6/7	7	7/8	8/9	9	9/10	10
Transistores/cm^2 (SRAM)	35M	70M	95M	234M	577M	1423M	3514
Área chip (mm^2) (DRAM)	400	400	435	454	516	392	448
Memoria (Bytes/chip)	1G	2G	4G	8G	20G	45G	104G
Alimentación (V)	1.5 - 1.8	1.2 - 1.5	1.2 - 1.5	0.8 - 1.1	0.6 - 0.9	0.5 - 0.6	0.3 - 0.6
Consumo (W)	90	130	140	170	170	175	185
f_T/f_{MAX} (GHz)	20/25	25/32	30/35	40/50	60/50	120/150	175/140
f_{CLK} (MHz)	1250	2100	2490	4150	7115	11050	14920
I/O serie (MHz)	1200	1600	1720	2155	2655	3190	3285
I/O paralelo (MHz)	480	800	860	1035	1328	1595	1913
Número de pins ASIC	1400	2200	2600	3800	4600	5400	6000
Número de pins MPU	2304	3042	3042	3042	3840	4224	4410
Coste/pin (10^{-2} x $)	0.9-1.9	0.86-1.4	0.8-1.33	0.7-1.1	0.6-1.1	0.5-1	0.42-0.9

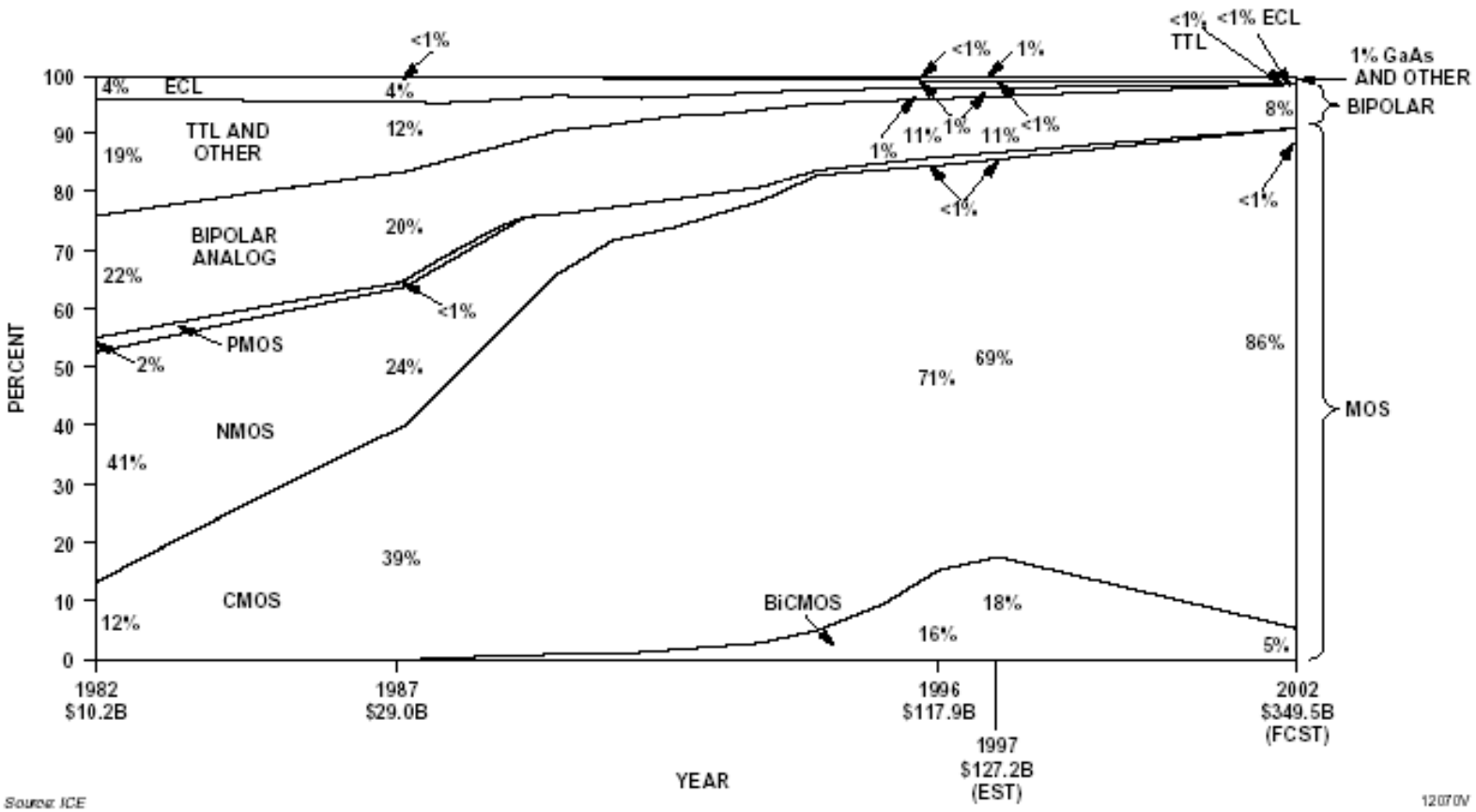


Figure 4-4. 1982-2002 IC Technology Market Trends ($)