

Microelectrònica

Examen Parcial. 26 de novembre de 2020

EPSEM. Enginyeria de Sistemes TIC
Temps per a la resolució: 2 hores.

1. (2 punts) Descriviu les principals formes de silici que es troben en un circuit integrat CMOS típic i expliqueu breument com es fabriquen.
2. (2 punts) Descriviu els 4 tipus principals de transistor MOS que existeixen, dibuixant-ne l'estructura interna i explicant els corresponents modes de funcionament.
3. (2 punts) En aquest exercici es tracta de determinar la millor estratègia per implementar una resistència integrada de $25 \text{ k}\Omega$ que ha de suportar una tensió constant de $0,75 \text{ V}$, fabricada amb tecnologia CMOS de 180 nm . Considereu la implementació amb els següents materials:

- Polisilici:

Resistència laminar $R_s = 65 \text{ }\Omega/\text{quadrat}$, dimensions mínimes $W = L = 180 \text{ nm}$

- Transistor NMOS d'enriquiment operant com a càrrega saturada:

$K' = 70,28 \times 10^{-6} \text{ A/V}^2$, $V_T = 0,7 \text{ V}$, dimensions mínimes: $W = 240 \text{ nm}$, $L = 180 \text{ nm}$.

Determineu la millor opció per aconseguir la resistència desitjada posant com a objectiu prioritari que ocupi la mínima àrea possible.

4. (2 punts) En el disseny d'un circuit integrat es vol controlar l'alimentació d'un subsistema mitjançant una tensió de control. Concretament, quan la tensió de control sigui igual a la d'alimentació, $V_{DD} = 1 \text{ V}$, el subsistema ha de quedar sense alimentació, i quan sigui nul·la, el subsistema ha de quedar alimentat amb una pèrdua de tensió d'alimentació que no ha de superar els 50 mV . Sabent que el subsistema consumeix 25 mA com a màxim, dissenyeu el circuit de control en tecnologia de 90 nm , tenint en compte que aquesta disposa de transistors NMOS amb $K'_N = 20 \text{ }\mu\text{A/V}^2$ i $V_{TN} = 0,32 \text{ V}$, i PMOS amb $K'_P = 10 \text{ }\mu\text{A/V}^2$ i $V_{TP} = -0,3 \text{ V}$. Dibuixeu-ne l'esquema circuital resultant.

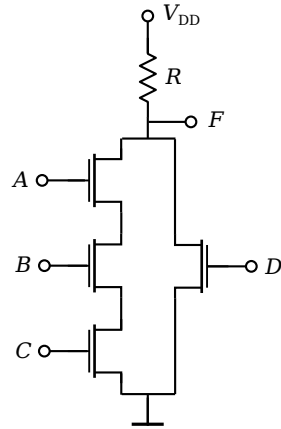


Figura 1

5. (2 punts) Per a la porta NMOS de la Figura 1, on tots els transistors són idèntics, es demana:

- Determineu la funció lògica $F = f(A, B, C, D)$.
- Justifiqueu per què la tensió de sortida pot assolir la tensió V_{DD} , però en canvi no pot arribar a ser nul·la en cap cas.
- Determineu per a quin estat de les entrades la tensió de sortida s'allunya més del valor ideal. Justifiqueu la resposta.
- Proposeu un circuit alternatiu que realitzi la funció F amb tecnologia CMOS.