

# Microelectrònica

## Examen Final. 23 de gener de 2014

EPSEM. Enginyeria de Sistemes TIC  
Temps per a la resolució: 3 hores.

NOTA: Mentre no s'indiqui el contrari, suposeu en tots els problemes que s'utilitza tecnologia de  $2\ \mu\text{m}$ , amb un transistor de dimensió mínima de  $W = 3\ \mu\text{m}$  per  $L = 2\ \mu\text{m}$ .

- (2,5 punts) El diagrama que es mostra a la Figura 1 correspon al d'un transistor MOS d'enriquiment de canal N.

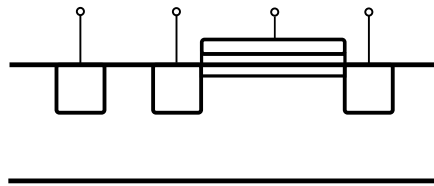


Figura 1

- Completeu el diagrama descrivint cadascun dels materials que constitueixen el transistor i expliqueu quina funció realitzen.
  - Dibuixeu amb detall com es modifica el diagrama anterior en els diferents modes de funcionament del transistor, explicant qualitativament com es comporta el dispositiu en cada cas.
- (2,5 punts) En aquest problema es tracta de dissenyar un circuit digital que realitzi la funció lògica

$$F = (\bar{A} + B) \cdot \bar{C}$$

- Dibuixeu l'esquema d'un circuit CMOS que, utilitzant transistors de dimensió mínima, realitzi la funció  $F$ .
- Sabent que aquest circuit ha de controlar una càrrega capacitiva molt més gran que les capacitats paràsites dels transistors, identifiqueu les circumstàncies sota les quals els temps de retard de pujada i/o de baixada seran més grans.
- Proposeu una modificació del circuit anterior que permeti corregir el comportament en les transicions més desfavorables, i així aconseguir un funcionament general més equilibrat (suposeu  $K'_P = K'_N/2$ ).

3. (2,5 punts) Un dels problemes que presenten alguns circuits electrònics alimentats amb bateries és que l'usuari pot invertir per error la polaritat d'aquestes, sotmetent el circuit a una tensió inversa que pot malmetre alguns dels seus components. Una solució a aquest problema és incorporar un transistor de pas, connectat tal com es mostra a la Figura 2.

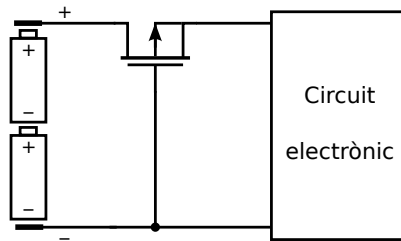


Figura 2

- a) Demostreu que, amb un dimensionat adequat, aquest transistor permet el correcte funcionament del circuit quan la polaritat de les bateries és correcta i, en canvi, el protegeix quan la polaritat de les bateries està invertida. Per fer-ho, podeu suposar que el circuit electrònic es comporta a tots els efectes com a una resistència de càrrega.
- b) Sabent que les bateries proporcionen una tensió total de 2,4 V i que, en funcionament, el circuit absorbeix un corrent de 100 mA, determineu les dimensions que ha de tenir el transistor si es vol que la caiguda de tensió entre drenador i sortidor sigui com a molt de 10 mV ( $K' = 15 \mu\text{A}/\text{V}^2$ ,  $V_T = -1 \text{ V}$ ).
4. (2,5 punts) Donat l'amplificador amb càrrega activa de la Figura 3,

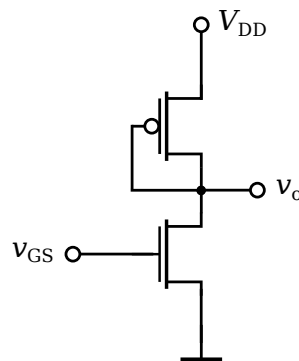


Figura 3

i sabent que  $V_{DD} = 3 \text{ V}$ ,  $K'_P = 10 \mu\text{A}/\text{V}^2$ ,  $K'_N = 20 \mu\text{A}/\text{V}^2$ ,  $V_{TP} = -0.5 \text{ V}$  i  $V_{TN} = 0.5 \text{ V}$ :

- a) Dissenyeu la càrrega activa PMOS per tal que la tensió de sortida en el punt de treball sigui la meitat de la d'alimentació, i de manera que la seva resistència en petit senyal sigui igual a 1 k $\Omega$ .
- b) Dimensioneu el transistor NMOS per tal d'obtenir una amplificació en petit senyal  $|A_v| = 5$ .
- c) Determineu el valor al que cal fixar el punt de treball de la tensió d'entrada,  $V_{GSQ}$ , necessari per aconseguir el funcionament desitjat.